

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Shunpei YAMAZAKI et al.      Art Unit : Unknown  
Serial No. : Not yet assigned      Examiner : Unknown  
Filed : June 4, 2001  
Title : METHOD OF FABRICATING A LIGHT EMITTING DEVICE



Commissioner for Patents  
Washington, D.C. 20231

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

Applicant hereby confirms his claim of priority under 35 USC §119 from the following application: Japan Application No. 2000-168318 filed June 5, 2000. A certified copy of each application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Date: June 4, 2001

William Hare  
William D. Hare  
Reg. No. 44,739

Fish & Richardson P.C.  
601 Thirteenth Street, NW  
Washington, DC 20005  
Telephone: (202) 783-5070  
Facsimile: (202) 783-2331

日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

JC868 U.S. PTO  
09/871944  
06/04/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

-This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年 6月 5日

出 願 番 号

Application Number:

特願2000-168318

出 願 人

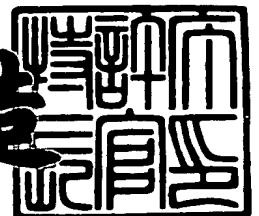
Applicant (s):

株式会社半導体エネルギー研究所

2001年 4月13日

特許庁長官  
Commissioner,  
Patent Office

及川耕造



出証番号 出証特2001-3031156

【書類名】 特許願

【整理番号】 P004959

【提出日】 平成12年 6月 5日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 31/12

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 山崎 舜平

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 須沢 秀臣

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 小野 幸治

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 高山 徹

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 発光装置

【特許請求の範囲】

【請求項 1】

シングレット化合物を用いた E L 素子およびトリプレット化合物を用いた E L 素子を画素部に含むことを特徴とする発光装置。

【請求項 2】

請求項 1 において、前記シングレット化合物を用いた E L 素子は緑色もしくは青色に発光する E L 素子であり、前記トリプレット化合物を用いた E L 素子は赤色に発光する E L 素子であることを特徴とする発光装置。

【請求項 3】

画素部にスイッチング素子、電流制御素子および該電流制御素子に電氣的に接続された E L 素子を含む発光装置において、

前記スイッチング素子は n チャネル型トランジスタであり、

前記電流制御素子は p チャネル型トランジスタであり、

前記画素部には、赤色に発光する E L 素子を含む画素、緑色に発光する E L 素子を含む画素および青色に発光する E L 素子を含む画素が設けられ、

前記赤色に発光する E L 素子にはトリプレット化合物が用いられ、前記緑色に発光する E L 素子もしくは前記青色に発光する E L 素子にはシングレット化合物が用いられることを特徴とする発光装置。

【請求項 4】

画素部にスイッチング素子、電流制御素子および該電流制御素子に電氣的に接続された E L 素子を含む発光装置において、

前記スイッチング素子は p チャネル型トランジスタであり、

前記電流制御素子は n チャネル型トランジスタであり、

前記画素部には、赤色に発光する E L 素子を含む画素、緑色に発光する E L 素子を含む画素および青色に発光する E L 素子を含む画素が設けられ、

前記赤色に発光する E L 素子にはトリプレット化合物が用いられ、前記緑色に発光する E L 素子もしくは前記青色に発光する E L 素子にはシングレット化合物

が用いられることを特徴とする発光装置。

【請求項 5】

画素部にスイッチング素子、電流制御素子および該電流制御素子に電氣的に接続された E L 素子を含む発光装置において、

前記スイッチング素子は n チャネル型トランジスタであり、

前記電流制御素子は n チャネル型トランジスタであり、

前記画素部には、赤色に発光する E L 素子を含む画素、緑色に発光する E L 素子を含む画素および青色に発光する E L 素子を含む画素が設けられ、

前記赤色に発光する E L 素子にはトリプレット化合物が用いられ、前記緑色に発光する E L 素子もしくは前記青色に発光する E L 素子にはシングレット化合物が用いられることを特徴とする発光装置。

【請求項 6】

画素部にスイッチング素子、電流制御素子および該電流制御素子に電氣的に接続された E L 素子を含む発光装置において、

前記スイッチング素子は p チャネル型トランジスタであり、

前記電流制御素子は p チャネル型トランジスタであり、

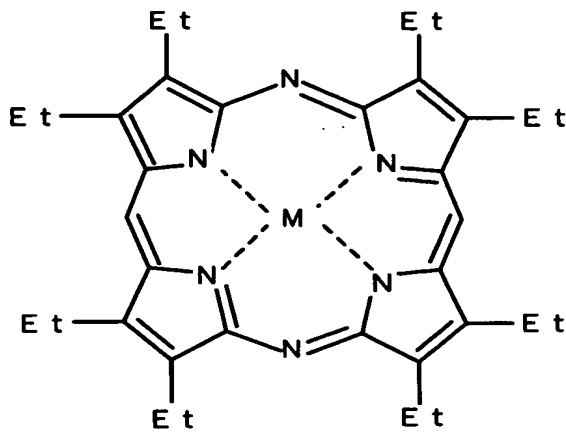
前記画素部には、赤色に発光する E L 素子を含む画素、緑色に発光する E L 素子を含む画素および青色に発光する E L 素子を含む画素が設けられ、

前記赤色に発光する E L 素子にはトリプレット化合物が用いられ、前記緑色に発光する E L 素子もしくは前記青色に発光する E L 素子にはシングレット化合物が用いられることを特徴とする発光装置。

【請求項 7】

請求項 1 乃至請求項 6 のいずれか一において、前記トリプレット化合物は、式

【式 1】



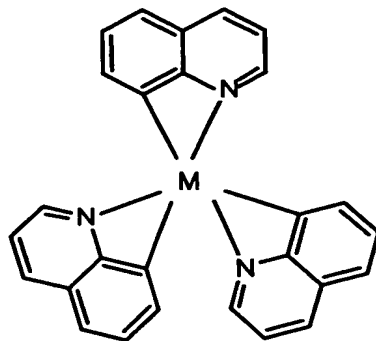
〔式中、Etはエチル基、  
Mは周期表の8～10族に属する元素を表す〕

で示される有機化合物であることを特徴とする発光装置。

【請求項 8】

請求項 1 乃至請求項 6 のいずれか一において、前記トリプレット化合物は、式

【式 2】



〔式中、Mは周期表の8～10族に属する元素を表す〕

で示される有機化合物であることを特徴とする発光装置。

【請求項 9】

請求項 7 または請求項 8 において、前記周期表の 8 ～ 1 0 族に属する元素は、白金、イリジウム、ニッケル、コバルトもしくはパラジウムであることを特徴とする発光装置。

【請求項 1 0】

請求項 1 乃至請求項 9 のいずれかに記載の発光装置を含むことを特徴とするモジュール。

【請求項 1 1】

請求項 1 乃至請求項 9 のいずれかに記載の発光装置を用いたことを特徴とする電気器具。

【請求項 1 2】

請求項 1 乃至請求項 9 のいずれかに記載の発光装置を用いたことを特徴とする携帯電話。

【請求項 1 3】

請求項 1 乃至請求項 9 のいずれかに記載の発光装置を用いたことを特徴とするデジタルカメラ。

【請求項 1 4】

請求項 1 乃至請求項 9 のいずれかに記載の発光装置を用いたことを特徴とする音響機器。

【請求項 1 5】

請求項 1 乃至請求項 1 4 に記載の E L 素子を 1 0 V 以下の電圧で動作させることを特徴とする発光装置の動作方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、電極間に発光性材料を挟んだ素子（以下、発光素子という）を有する装置（以下、発光装置という）に関する。特に発光性材料として E L (Electro Luminescence) が得られる有機化合物を用いた発光素子（以下、E L 素子という）を有する発光装置に関する。

【0 0 0 2】



## 【従来の技術】

近年、陽極と陰極との間に E L が得られる有機化合物からなる薄膜を挟んだ E L 素子の研究が進み、E L 素子の自発光性を利用した発光装置の開発が進められている。この発光装置の開発はパッシブマトリクス型を主流に行われてきたが、画素部が高精細になると E L 素子の発光輝度を増加させる必要があるため、信頼性（E L 素子の長期寿命）を確保できないといった不具合が懸念されている。

## 【0 0 0 3】

そこで最近では高精細な表示を狙ってアクティブマトリクス型が注目されている。アクティブマトリクス型の発光装置は、各画素内に設けた半導体素子により入力信号を制御して E L 素子を発光させる点に特徴があり、半導体素子としては一般的にトランジスタが用いられている。

## 【0 0 0 4】

代表的な画素構造としては画素内に二つのトランジスタを有し、それぞれ異なる役割を持って E L 素子の発光輝度を制御することができる。その結果、発光期間がほぼ 1 フレーム期間行われ、高精細な画素部となっても発光輝度を抑えたまま画像を表示することが可能となる。そのため、高精細な画素部を持つ発光装置にはアクティブマトリクス型が有効と考えられるようになってきた。

## 【0 0 0 5】

しかしながら、アクティブマトリクス型発光装置は複数のトランジスタを同一の基板上に形成することになり、単純な構造のパッシブマトリクス型に比べて歩留まりを確保することが困難である。また、トランジスタの製造工程が比較的複雑であるため、パッシブマトリクス型発光装置に比べて製造コストが高くなることが懸念される。さらにその場合、アクティブマトリクス型発光装置を表示部に用いた電気器具の単価も上がってしまうという懸念があった。

## 【0 0 0 6】

## 【発明が解決しようとする課題】

本発明は、製造コストの低いアクティブマトリクス型の発光装置を作製するための技術を提供することを課題とする。延いては、アクティブマトリクス型発光装置を表示部に用いた電気器具の製造コストを低くすることを課題とする。

## 【 0 0 0 7 】

## 【課題を解決するための手段】

本発明はトランジスタの製造に係るフォトリソグラフィ工程を削減して発光装置の歩留まりの向上および製造期間の短縮を図り製造コストを低減する。特徴的な点は、ゲート電極を複数層の導電膜で形成し、それらのエッチング時の選択比を利用して信頼性の高い構造とする点にある。なお、本明細書において、トランジスタには、MOSトランジスタおよび薄膜トランジスタを含む。

## 【 0 0 0 8 】

本発明を特徴づけるnチャネル型トランジスタの作製工程例について図1を用いて説明する。図1(A)において、100は絶縁体であり、表面に絶縁膜を設けた基板、絶縁基板もしくは絶縁膜である。絶縁体100の上には半導体膜（典型的には珪素膜）101が形成されており、この半導体膜101はトランジスタの活性層となる。また、半導体膜101は珪素を含む絶縁膜102で覆われており、この絶縁膜102はトランジスタのゲート絶縁膜となる。なお、珪素を含む絶縁膜としては、酸化珪素膜、窒化珪素膜、窒化酸化珪素膜もしくはこれらを組み合わせた積層膜を用いることが可能である。

## 【 0 0 0 9 】

次に、珪素を含む絶縁膜102上に二層以上の導電膜を積層した導電膜を形成する。ここでは第1の導電膜103及び第2の導電膜104を形成する。ここで第1の導電膜103と第2の導電膜104との間でエッチング時の選択比がとれる組み合わせであることが好ましい。

## 【 0 0 1 0 】

そのような組み合わせの典型例としては、1) 第1の導電膜として窒化タンタル膜、第2の導電膜としてタングステン膜を用いる組み合わせ、2) 第1の導電膜としてタングステン膜、第2の導電膜としてアルミニウム合金膜を用いる組み合わせ、もしくは、3) 第1の導電膜として窒化チタン膜、第2の導電膜としてタングステン膜を用いる組み合わせが挙げられる。

## 【 0 0 1 1 】

上記1)の組み合わせでは、塩素( $\text{Cl}_2$ )ガスと四フッ化炭素( $\text{CF}_4$ )ガス

の組み合わせでタングステン膜と窒化タンタル膜がエッチングされ、このガス系に酸素 ( $O_2$ ) ガスを加えることで窒化タンタル膜のエッチングレートが極端に低下するため選択比をとることができる。

## 【 0 0 1 2 】

また、上記 2) の組み合わせでは、三塩化臭素 ( $BCl_3$ ) ガスと塩素 ( $Cl_2$ ) ガスの組み合わせでアルミニウム膜はエッチングされるがタングステン膜はエッチングされない。また、塩素 ( $Cl_2$ ) ガスと四フッ化炭素 ( $CF_4$ ) ガスの組み合わせでタングステン膜はエッチングされるがアルミニウム膜はエッチングされない。こうして両者の選択比をとることができる。

## 【 0 0 1 3 】

次に、図 1 (B) に示すように、第 2 の導電膜 1 0 4 をレジスト 1 0 5 を用いてエッチングし、第 2 の導電膜からなる電極 1 0 6 を形成する。このエッチング条件は、ICP (Inductively Coupled Plasma: 誘導結合型プラズマ) を用いたドライエッチングにより行うことが好ましい。エッチングガスとしては四フッ化炭素 ( $CF_4$ ) ガスと塩素 ( $Cl_2$ ) ガスと酸素 ( $O_2$ ) との混合ガスを用いる。

## 【 0 0 1 4 】

典型的なエッチング条件としては、ガス圧力を 1 Pa とし、この状態でコイル型の電極に 500 W の RF 電力 (13.56 MHz) を印加してプラズマを生成する。また、基板を乗せたステージには自己バイアス電圧として 150 W の RF 電力 (13.56 MHz) を印加して、負の自己バイアスが基板に加わるようにする。また、このとき各ガスの流量は、四フッ化炭素ガスを  $2.5 \times 10^{-5} m^3/min$ 、塩素ガスを  $2.5 \times 10^{-5} m^3/min$ 、酸素ガスを  $1.0 \times 10^{-5} m^3/min$  とすると良い。この酸素の存在により窒化タンタル膜のエッチングレートが抑制される。

## 【 0 0 1 5 】

そして、この状態で半導体を n 型半導体にする不純物元素 (以下、n 型不純物元素という) を半導体膜 1 0 1 に添加する。このとき、ゲート絶縁膜 1 0 2 は第 1 の導電膜 1 0 3 に覆われているため、第 2 の導電膜からなる電極 1 0 6 をマスクとして用い、第 1 の導電膜 1 0 3 を貫通させて n 型不純物元素を添加する。な

お、具体的にはn型不純物元素として周期表の15族に属する元素（代表的にはリンもしくは砒素）を用いることができる。

#### 【0016】

このとき添加方法は公知のプラズマドーピング法もしくはイオンインプランテーション法を用いれば良い。また、半導体膜中に添加する濃度は $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ とすれば良い。このような濃度でn型不純物元素が添加された領域107、108を本明細書中ではn型不純物領域（a）と呼ぶことにする。

#### 【0017】

次に、図1（C）に示すように、第2の導電膜からなる電極106をマスクとして第1の導電膜103をエッチングする。これにより第2の導電膜からなる電極106の下には第1の導電膜からなる電極109が形成される。

#### 【0018】

このエッチングは、ICPを用いたドライエッチング法により行い、エッチングガスとしては四フッ化炭素（ $\text{CF}_4$ ）ガスと塩素（ $\text{Cl}_2$ ）ガスとの混合ガスを用いる。典型的なエッチング条件は、ガス圧力を1Paとし、この状態でコイル型の電極に500WのRF電力（13.56MHz）を印加してプラズマを生成する。また、基板を乗せたステージには自己バイアス電圧として20WのRF電力（13.56MHz）を印加して、負の自己バイアスが基板に加わるようにする。また、このとき各ガスの流量は、四フッ化炭素ガスを $3.0 \times 10^{-5} \text{ m}^3/\text{min}$ 、塩素ガスを $3.0 \times 10^{-5} \text{ m}^3/\text{min}$ とすると良い。

#### 【0019】

次に、図1（D）に示すように、第2の導電膜からなる電極106の線幅をエッチングにより狭め、第2のゲート電極110を形成する。なお、第2のゲート電極110は、第2の導電膜からなり、且つ、トランジスタのゲート電極として機能する電極を指す。

#### 【0020】

このエッチングは、ICPを用いたドライエッチング法で行い、エッチングガスとしては四フッ化炭素（ $\text{CF}_4$ ）ガスと塩素（ $\text{Cl}_2$ ）ガスと酸素（ $\text{O}_2$ ）との

混合ガスを用いる。典型的なエッチング条件は、ガス圧力を1 Paとし、この状態でコイル型の電極に500 WのRF電力(13.56 MHz)を印加してプラズマを生成する。また、基板を乗せたステージには自己バイアス電圧として20 WのRF電力(13.56 MHz)を印加して、負の自己バイアスが基板に加わるようにする。また、このとき各ガスの流量は、四フッ化炭素ガスを $2.5 \times 10^{-5} \text{ m}^3/\text{min}$ 、塩素ガスを $2.5 \times 10^{-5} \text{ m}^3/\text{min}$ 、酸素ガスを $1.0 \times 10^{-5} \text{ m}^3/\text{min}$ とすると良い。この酸素の存在により窒化タンタル膜のエッチングレートが抑制される。

## 【0021】

次に、再びn型不純物元素の添加工程を行う。このとき、111、112で示される領域には $1 \times 10^{17} \sim 1 \times 10^{19} \text{ atoms/cm}^3$ の濃度でn型不純物元素が添加された領域が形成される。このような濃度でn型不純物元素が添加された領域111、113を本明細書中ではn型不純物領域(b)と呼ぶことにする。

## 【0022】

この添加工程では二層以上の導電膜を積層した部分、即ち第1の導電膜からなる電極109と第2のゲート電極110との積層部分がマスクとなり、第1の導電膜からなる電極109のみが露呈した部分を貫通させてn型不純物元素が添加される。

## 【0023】

なお、n型不純物元素が添加されなかった領域113はトランジスタのチャネル形成領域として機能する領域であり、第2のゲート電極110の直下に形成される。

## 【0024】

次に、図1(E)に示すように、第1の導電膜からなる電極109の線幅をエッチングにより狭め、第1のゲート電極114を形成する。なお、第1のゲート電極114は、第1の導電膜からなり、且つ、トランジスタのゲート電極として機能する電極を指す。

## 【0025】

このエッチングは、ICPを用いたドライエッチング法もしくはRIE(Reac

tive Ion Etching) モードによるドライエッチング法により行い、エッチングガスとしては四フッ化炭素 ( $\text{CF}_4$ ) ガスと塩素 ( $\text{Cl}_2$ ) ガスとの混合ガスを用いる。典型的なエッチング条件は、ガス圧力を  $1 \text{ Pa}$  とし、この状態でコイル型の電極に  $500 \text{ W}$  の RF 電力 ( $13.56 \text{ MHz}$ ) を印加してプラズマを生成する。また、基板を乗せたステージには自己バイアス電圧として  $20 \text{ W}$  の RF 電力 ( $13.56 \text{ MHz}$ ) を印加して、負の自己バイアスが基板に加わるようにする。また、このとき各ガスの流量は、四フッ化炭素ガスを  $2.5 \times 10^{-5} \text{ m}^3/\text{min}$ 、塩素ガスを  $2.5 \times 10^{-5} \text{ m}^3/\text{min}$ 、酸素ガスを  $1.0 \times 10^{-5} \text{ m}^3/\text{min}$  とすると良い。

## 【0026】

なお、このエッチング工程では第1の導電膜(窒化タンタル膜)からなる電極109のエッチングを目的としているが、酸素ガスを添加することにより窒化タンタル膜のエッチングレートを抑制している。これは、第1の導電膜からなる電極109のエッチング量の微妙な調整を達成するためである。

## 【0027】

このとき、第1のゲート電極114の端部がn型不純物領域(b)111、112の一部にゲート絶縁膜102を介して重なるところでエッチングを止める点に特徴がある。即ち、n型不純物領域(b)111はゲート絶縁膜102を介して第1のゲート電極114に重なる領域111aと、重ならない領域111bとに分けられる。n型不純物領域(b)112も同様にゲート絶縁膜102を介して第1のゲート電極114に重なる領域112aと、重ならない領域112bとに分けられる。

## 【0028】

このあと、図1(F)に示すように、パッシベーション膜116、層間絶縁膜117、トランジスタの活性層となる半導体膜に接するソース配線118およびドレイン配線119を形成すればnチャネル型トランジスタが完成する。パッシベーション膜116としては窒化珪素膜もしくは窒化酸化珪素膜を用いれば良い。また、層間絶縁膜117としては無機絶縁膜、有機絶縁膜もしくはそれらの積層膜を用いれば良い。有機絶縁膜としてはポリイミド、アクリル樹脂、ポリアミ

ド、BCB（ベンゾシクロブテン）といった樹脂膜を用いることができる。また、ソース配線 1 1 8 およびドレイン配線 1 1 9 としては公知の導電膜を用いれば良い。

#### 【0 0 2 9】

以上の作製工程において、フォトリソグラフィ工程は半導体膜 1 0 1 の形成時、第 2 の導電膜からなる電極 1 0 6 の形成時、層間絶縁膜 1 1 7 のコンタクトホール形成時並びにソース配線 1 1 8 およびドレイン配線 1 1 9 の形成時の 4 回である。CMOS 回路を形成する場合は、p チャンネル型トランジスタを作製するために 1 回フォトリソグラフィ工程が増えるがそれでも 5 回で済む。

#### 【0 0 3 0】

図 1（F）のトランジスタは、チャンネル形成領域 1 1 3 とドレイン領域 1 0 8 との間に、n 型不純物領域（b） 1 1 2 が形成されている。ここで n 型不純物領域（b） 1 1 2 のうち 1 1 2 b で示される領域は第 1 のゲート電極 1 1 4 にゲート絶縁膜 1 0 2 を介して重なっており、この構造がホットキャリア劣化を防ぐ上で非常に有効である。また n 型不純物領域（b） 1 1 2 のうち 1 1 2 a で示される領域は従来の LDD（ライトドープドレイン）領域と同様の作用をもつ領域である。

#### 【0 0 3 1】

従って、図 1（F）のトランジスタはホットキャリア対策が 1 1 1 b もしくは 1 1 2 b で示される領域により施され、リーク電流対策が 1 1 1 a もしくは 1 1 1 b で示される領域により施されており、信頼性の高い構造となっている。このように信頼性の高いトランジスタを 5 回のフォトリソグラフィ工程で作製できるため、発光素子を含めた発光装置全体の歩留まりの向上および製造期間の短縮を図るばかりでなく、安価で信頼性の高い発光装置を作製することが可能となる。

#### 【0 0 3 2】

##### 【発明の実施の形態】

本発明の実施の形態について、以下に示す実施例を用いて詳細な説明を行うこととする。

#### 【0 0 3 3】

## 【実施例】

## 〔実施例 1〕

本実施例では、画素部とその周辺に設けられる駆動回路を同一の絶縁体上に製造する方法について説明する。但し、説明を簡単にするために、駆動回路に関しては n チャネル型トランジスタと p チャネル型トランジスタを組み合わせた CMOS 回路を図示することとする。

## 【0034】

まず、図 2 (A) に示すように、絶縁体としてガラス基板 201 を用意する。本実施例ではガラス基板 201 の両面（表面および裏面）に図示しない保護膜（炭素膜、具体的にはダイヤモンドライクカーボン膜）を設けている。また、可視光を透過する材料であればガラス以外の材料（例えばプラスチック）を用いても良い。

## 【0035】

次にガラス基板 201 上に下地膜 202 を 300 nm の厚さに形成する。本実施例では下地膜 202 として窒化酸化珪素膜を積層して用いる。この時、ガラス基板 201 に接する層の窒素濃度を 10～25 wt % としておき、他の層よりも高めに窒素を含有させると良い。

## 【0036】

次に下地膜 202 の上に 50 nm の厚さの非晶質珪素膜（図示せず）をスパッタ法で形成する。なお、非晶質珪素膜に限定する必要はなく、非晶質構造を含む半導体膜（微結晶半導体膜を含む）であれば良い。非晶質半導体膜としては非晶質珪素膜もしくは非晶質シリコンゲルマニウム膜（ゲルマニウムを  $1 \times 10^{18} \sim 1 \times 10^{21} \text{ atoms/cm}^3$  の濃度で含むシリコン膜）を用いることができる。また、膜厚は 20～100 nm の厚さであれば良い。

## 【0037】

そして、公知のレーザー結晶化法を用いて非晶質珪素膜の結晶化を行い、結晶質珪素膜 203 を形成する。なお、本実施例では固体レーザー（具体的には Nd : YAG レーザーの第 2 高調波）を用いるが、エキシマレーザーを用いても良い。また、結晶化方法はファーネスアニール法を用いても良い。



## 【 0 0 3 8 】

次に、図 2 (B) に示すように、結晶質珪素膜 2 0 3 を 1 回目のフォトリソグラフィ工程によりエッチングして島状の結晶質珪素膜 2 0 4 ~ 2 0 7 を形成する。これらは後にトランジスタの活性層となる結晶質珪素膜である。

## 【 0 0 3 9 】

なお、本実施例ではトランジスタの活性層として結晶質珪素膜を用いているが、非晶質珪素膜を活性層として用いることも可能である。

## 【 0 0 4 0 】

ここで本実施例では、島状の結晶質珪素膜 2 0 4 ~ 2 0 7 上に酸化珪素膜からなる保護膜（図示せず）を 1 3 0 n m の厚さにスパッタ法で形成し、半導体を p 型半導体とする不純物元素（以下、p 型不純物元素という）を島状の結晶質珪素膜 2 0 4 ~ 2 0 7 に添加する。p 型不純物元素としては周期表の 1 3 族に属する元素（典型的にはボロンもしくはガリウム）を用いることができる。なお、この保護膜は不純物を添加する際に結晶質珪素膜が直接プラズマに曝されないようにするため、微妙な濃度制御を可能にするために設ける。

## 【 0 0 4 1 】

また、このとき添加される p 型不純物元素の濃度は、 $1 \times 10^{15} \sim 5 \times 10^{17}$  atoms/cm<sup>3</sup>（代表的には  $1 \times 10^{16} \sim 1 \times 10^{17}$  atoms/cm<sup>3</sup>）とすれば良い。この濃度で添加された p 型不純物元素は n チャネル型トランジスタのしきい値電圧の調節に用いられる。

## 【 0 0 4 2 】

次に、島状の結晶質珪素膜 2 0 4 ~ 2 0 7 の表面を洗浄する。まず、オゾンを含む純水を用いて表面を洗浄する。その際、表面に薄い酸化膜が形成されるため、さらに 1 % に希釈したフッ酸水溶液を用いて薄い酸化膜を除去する。この処理により島状の結晶質珪素膜 2 0 4 ~ 2 0 7 の表面に付着した汚染物を除去できる。このときオゾンの濃度は 6 m g / L 以上とすることが好ましい。これら一連の処理は大気開放することなく行われる。

## 【 0 0 4 3 】

そして、島状の結晶質珪素膜 2 0 4 ~ 2 0 7 を覆ってゲート絶縁膜 2 0 8 を形

成する。ゲート絶縁膜 2 0 8 としては、1 0 ~ 1 5 0 n m、好ましくは 5 0 ~ 1 0 0 n m の厚さの珪素を含む絶縁膜を用いれば良い。これは単層構造でも積層構造でも良い。本実施例では 8 0 n m 厚の窒化酸化珪素膜を用いる。

## 【 0 0 4 4 】

本実施例では、島状の結晶質珪素膜 2 0 4 ~ 2 0 7 の表面洗浄からゲート絶縁膜 2 0 8 の形成までを大気開放することなく行い、半導体膜とゲート絶縁膜の界面における汚染物および界面準位の低減を図っている。この場合、洗浄室とスパッタ室とを少なくとも有したマルチチャンバー方式（もしくはインライン方式）の装置を用いれば良い。

## 【 0 0 4 5 】

次に、第 1 の導電膜 2 0 9 として 3 0 n m 厚の窒化タンタル膜を形成し、さらに第 2 の導電膜 2 1 0 として 3 7 0 n m のタングステン膜を形成する。他にも第 1 の導電膜としてタングステン膜、第 2 の導電膜としてアルミニウム合金膜を用いる組み合わせ、または第 1 の導電膜としてチタン膜、第 2 の導電膜としてタングステン膜を用いる組み合わせを用いても良い。

## 【 0 0 4 6 】

これらの金属膜はスパッタ法で形成すれば良い。また、スパッタガスとして X e、N e 等の不活性ガスを添加すると応力による膜はがれを防止することができる。また、タングステンターゲットの純度を 9 9 . 9 9 9 9 % とすることで、抵抗率が 2 0 m  $\Omega$  c m 以下の低抵抗なタングステン膜を形成することができる。

## 【 0 0 4 7 】

また、前述の半導体 2 0 4 ~ 2 0 7 の表面洗浄から第 2 の導電膜 2 1 0 の形成までを大気開放することなく行うことも可能である。この場合、洗浄室、絶縁膜を形成するスパッタ室および導電膜を形成するスパッタ室を少なくとも有したマルチチャンバー方式（もしくはインライン方式）の装置を用いれば良い。

## 【 0 0 4 8 】

次に、レジスト 2 1 1 a ~ 2 1 1 e を形成し、第 2 の導電膜 2 1 0 をエッチングする。ここでのエッチング条件は図 1（B）で説明した条件を採用すれば良い。（図 2（C））

## 【 0 0 4 9 】

これにより第 2 の導電膜（タングステン膜）2 1 0 が選択的にエッチングされ、第 1 の導電膜からなる電極 2 1 2 ～ 2 1 6 が形成される。第 2 の導電膜 2 1 0 が選択的にエッチングされる理由は、エッチングガスに酸素が加わることで第 1 の導電膜（窒化タンタル膜）のエッチングの進行が極端に遅くなるためである。

## 【 0 0 5 0 】

なお、ここで第 1 の導電膜 2 0 9 を残しておくには理由がある。このとき第 1 の導電膜をも一緒にエッチングすることは可能であるが、第 1 の導電膜をエッチングしてしまうと、同工程でゲート絶縁膜 2 0 8 もエッチングされて膜減りしてしまう。このときゲート絶縁膜 2 0 8 の膜厚が 1 0 0 n m 以上ならば問題とならないが、それ以下の厚さではその後の工程中にゲート絶縁膜 2 0 8 の一部が除去され、その下の半導体膜が露呈し、トランジスタのソース領域もしくはドレイン領域となる半導体膜まで除去されてしまうことが起こりうるからである。

## 【 0 0 5 1 】

しかしながら、本実施例のように第 1 の導電膜 2 0 9 を残しておくことで上記問題を解決することができる。

## 【 0 0 5 2 】

次に、レジスト 2 1 1 a ～ 2 1 1 e および電極 2 1 2 ～ 2 1 6 をマスクとして自己整合的に n 型不純物元素（本実施例ではリン）を添加する。このときリンは第 1 の導電膜 5 0 9 を貫通して添加される。こうして形成される不純物領域 2 1 7 ～ 2 2 5 には n 型不純物元素が  $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ （代表的には  $2 \times 10^{20} \sim 5 \times 10^{21} \text{ atoms/cm}^3$ ）の濃度で含む。

## 【 0 0 5 3 】

次に、レジスト 2 1 1 a ～ 2 1 1 e をマスクとして、第 1 の導電膜 2 0 9 のエッチングを行う。ここでのエッチング条件は図 1（C）で説明した条件を採用すれば良い。こうして、第 1 の導電膜からなる電極 2 2 6 ～ 2 3 0 が形成される。（図 2（D））

## 【 0 0 5 4 】

次に、図 2（E）に示すように、レジスト 2 1 1 a ～ 2 1 1 g をそのまま用いて

第 2 の導電膜からなる電極 2 1 2 ～ 2 1 6 を選択的にエッチングする。このエッチング条件は図 1 (D) で説明した条件を採用すれば良い。こうして第 2 のゲート電極 2 3 1 ～ 2 3 5 が形成される。

#### 【 0 0 5 5 】

次に、n 型不純物元素（本実施例ではリン）を添加する。この工程では第 2 のゲート電極 2 3 1 ～ 2 3 5 がマスクとして機能し、第 1 の導電膜からなる電極 2 2 6 ～ 2 3 0 の一部を貫通してリンが添加され、リンを  $2 \times 10^{16} \sim 5 \times 10^{19}$  atoms/cm<sup>3</sup>（代表的には  $5 \times 10^{17} \sim 5 \times 10^{18}$  atoms/cm<sup>3</sup>）の濃度で含む n 型不純物領域 2 3 6 ～ 2 4 5 が形成される。

#### 【 0 0 5 6 】

また、ここでの添加条件は、リンが第 1 の導電膜およびゲート絶縁膜を貫通して島状の結晶質珪素膜に到達するよう加速電圧を 7 0 ～ 1 2 0 k V（本実施例では 9 0 k V）と高めに設定する。

#### 【 0 0 5 7 】

次に、図 3 (A) に示すように、第 1 の導電膜からなる電極 2 2 6 ～ 2 3 0 をエッチングして第 1 のゲート電極 2 4 6 ～ 2 5 0 を形成する。このエッチング条件は図 1 (E) で説明した条件を採用すれば良い。

#### 【 0 0 5 8 】

このとき、第 1 のゲート電極 2 4 6 ～ 2 5 0 は n 型不純物領域 (b) 2 3 6 ～ 2 4 5 とゲート絶縁膜 2 0 8 を介して一部重なるようにエッチングされる。例えば、n 型不純物領域 (b) 2 3 6 は、ゲート絶縁膜 2 0 8 を介して第 1 のゲート電極 2 4 6 に重ならない領域 2 3 6 a および重なる領域 2 3 6 b に分けられ、n 型不純物領域 (b) 2 3 7 は、ゲート絶縁膜 2 0 8 を介して第 1 のゲート電極 2 4 6 に重ならない領域 2 3 7 a および重なる領域 2 3 7 b に分けられる。

#### 【 0 0 5 9 】

次に、レジスト 2 5 1 a、2 5 1 b を形成し、半導体を p 型半導体にする不純物元素（以下、p 型不純物元素という）を添加する。p 型不純物元素としては周期表の 1 3 族に属する元素（代表的にはボロン）を添加すれば良い。ここではボロンが第 1 のゲート電極 2 4 7、2 5 0 およびゲート絶縁膜 2 0 8 を貫通して半導

体膜に到達するよう加速電圧を設定する。こうして p 型不純物領域 2 5 2 ~ 2 5 5 が形成される。(図 3 (B))

#### 【 0 0 6 0 】

次に、図 3 (C) に示すように、第 1 の無機絶縁膜 2 5 6 として 3 0 ~ 1 0 0 n m の厚さの窒化珪素膜もしくは窒化酸化珪素膜を形成する。その後、添加された n 型不純物元素および p 型不純物元素を活性化する。活性化手段としては、フアーネスアニール、レーザーアニール、ランプアニールもしくはそれらを併用することができる。

#### 【 0 0 6 1 】

次に、図 3 (D) に示すように、窒化珪素膜もしくは窒化酸化珪素膜からなる第 2 の無機絶縁膜 2 5 7 を 5 0 ~ 2 0 0 n m の厚さに形成する。この第 2 の無機絶縁膜 2 5 7 を形成したら、3 5 0 ~ 4 5 0 °C の温度範囲で加熱処理を行う。なお、第 2 の無機絶縁膜 2 5 7 を形成する前に、水素 ( $H_2$ ) ガスもしくはアンモニア ( $NH_3$ ) ガスを用いたプラズマ処理を行うことは有効である。

#### 【 0 0 6 2 】

次に、有機絶縁膜 2 5 8 として可視光を透過する樹脂膜を 1 ~ 2  $\mu m$  の厚さに形成する。樹脂膜としては、ポリイミド膜、ポリアミド膜、アクリル樹脂膜もしくは B C B (ベンゾシクロブテン) 膜を用いれば良い。また、感光性樹脂膜を用いることも可能である。

#### 【 0 0 6 3 】

なお、本実施例では第 1 の無機絶縁膜 2 5 6、第 2 の無機絶縁膜 2 5 7 および有機絶縁膜 2 5 8 の積層膜を総称して層間絶縁膜と呼ぶ。

#### 【 0 0 6 4 】

次に、図 4 (A) に示すように、有機絶縁膜 2 5 8 の上に仕事関数が大きく、可視光に対して透明な酸化物導電膜からなる画素電極 (陽極) 2 5 9 を 8 0 ~ 1 2 0 n m の厚さに形成する。本実施例では、酸化亜鉛に酸化ガリウムを添加した酸化物導電膜を形成する。また、他の酸化物導電膜として、酸化インジウム、酸化亜鉛、酸化スズ、もしくはそれらを組み合わせた化合物からなる酸化物導電膜を用いることも可能である。

## 【 0 0 6 5 】

なお、酸化物導電膜を成膜した後、パターニングを行って画素電極 2 5 9 を形成するが、パターニング前に酸化物導電膜の表面の平坦化処理を行うこともできる。平坦化処理は、プラズマ処理でも良いし、CMP（ケミカルメカニカルポリッシング）処理でも良い。

## 【 0 0 6 6 】

次に、層間絶縁膜に対してコンタクトホールを形成し、配線 2 6 0 ～ 2 6 6 を形成する。また、このとき配線 2 6 6 は画素電極 2 5 9 と接続されるように形成する。なお、本実施例ではこの配線を、下層側から 1 5 0 n m のチタン膜、3 0 0 n m のチタンを含むアルミニウム膜、1 0 0 n m のチタン膜をスパッタ法で連続形成した三層構造の積層膜とする。

## 【 0 0 6 7 】

このとき、配線 2 6 0、2 6 2 は CMOS 回路のソース配線、2 6 1 はドレイン配線として機能する。また、配線 2 6 3 はスイッチングトランジスタのソース配線、配線 2 6 4 はスイッチングトランジスタのドレイン配線である。また、2 6 5 は電流制御トランジスタのソース配線（電流供給線に相当する）、2 6 6 は電流制御トランジスタのドレイン配線であり、画素電極 2 5 9 に接続される。

## 【 0 0 6 8 】

次に、図 4（B）に示すようにバンク 2 6 7 を形成する。バンク 2 6 7 は 1 0 0 ～ 4 0 0 n m の珪素を含む絶縁膜もしくは有機樹脂膜をパターニングして形成すれば良い。このバンク 2 6 7 は画素と画素との間（画素電極と画素電極との間）を埋めるように形成される。また、次に形成する発光層等の有機 EL 膜が画素電極 2 5 9 の端部に直接触れないようにする目的もある。

## 【 0 0 6 9 】

なお、バンク 2 6 7 は絶縁膜であるため、成膜時における素子の静電破壊には注意が必要である。バンク 2 6 7 の材料となる絶縁膜中にカーボン粒子や金属粒子を添加して抵抗率を下げると、成膜時の静電気の発生を抑制することができる。その場合、バンク 2 6 7 の材料となる絶縁膜の抵抗率が  $1 \times 10^6 \sim 1 \times 10^{12} \Omega \text{ m}$ （好ましくは  $1 \times 10^8 \sim 1 \times 10^{10} \Omega \text{ m}$ ）となるようにカーボン粒子や金

属粒子の添加量を調節すれば良い。

【 0 0 7 0 】

また、バンク 2 6 7 にカーボン粒子や金属粒子を添加すると光吸収性が高まり、透過率が低下する。即ち、発光装置の外部からの光が吸収されるので E L 素子の陰極面に外部の景色が映り込むといった不具合を避けることができる。

【 0 0 7 1 】

次に、E L 層 2 6 8 を蒸着法により形成する。なお、本実施例では、正孔注入層および発光層の積層体を E L 層と呼んでいる。即ち、発光層に対して正孔注入層、正孔輸送層、正孔阻止層、電子輸送層、電子注入層もしくは電子阻止層を組み合わせた積層体を E L 層と定義する。本実施例では、公知の発光層、正孔注入層、正孔輸送層、正孔阻止層、電子輸送層、電子注入層もしくは電子阻止層を用いることが可能である。

【 0 0 7 2 】

本実施例では、まず正孔注入層として銅フタロシアニン (C u P c) 膜を 2 0 n m の厚さに成膜し、さらに発光層としてアルミキノリラト錯体 (A l q<sub>3</sub>) を 8 0 n m の厚さに形成する。また、発光層に対して発光中心となるドーパント (代表的には蛍光色素) を共蒸着により添加しても良い。

【 0 0 7 3 】

次に、E L 層 2 6 8 を形成したら、仕事関数の小さい導電膜からなる陰極 2 6 9 を 3 0 0 n m の厚さに形成する。仕事関数の小さい導電膜としては、周期表の 1 族もしくは 2 族に属する元素を含む導電膜を用いれば良い。本実施例では、リチウムとアルミニウムとの化合物からなる導電膜を用いる。

【 0 0 7 4 】

こうして画素電極 (陽極) 2 5 9、E L 層 2 6 8 および陰極 2 6 9 を含む E L 素子 2 7 0 が形成される。

【 0 0 7 5 】

なお、陰極 2 6 9 を形成した後、E L 素子 2 7 0 を完全に覆うようにしてパッシベーション膜 2 7 1 を設けることは有効である。パッシベーション膜 2 7 1 としては、炭素膜、窒化珪素膜もしくは窒化酸化珪素膜を含む絶縁膜からなり、該

絶縁膜を単層もしくは組み合わせた積層で用いる。

【 0 0 7 6 】

この際、カバレッジの良い膜をパッシベーション膜として用いることが好ましく、炭素膜、特にDLC（ダイヤモンドライクカーボン）膜を用いることは有効である。DLC膜は室温から100℃以下の温度範囲で成膜可能であるため、耐熱性の低いEL層268の上方にも容易に成膜することができる。また、DLC膜は酸素に対するブロッキング効果が高く、EL層268の酸化を抑制することが可能である。そのため、この後に続く封止工程を行う間にEL層268が酸化するといった問題を防止できる。

【 0 0 7 7 】

さらに、少なくとも画素部を囲むように基板201（もしくは下地膜202）上に、シール材（図示せず）を設け、カバー材272を貼り合わせる。シール材569としては脱ガスが少なく水や酸素を透過しにくい紫外線硬化樹脂を用いれば良い。また、空隙273は不活性ガス（窒素ガスもしくは希ガス）、樹脂（紫外線硬化樹脂もしくはエポキシ樹脂）または不活性液体で充填すれば良い。

【 0 0 7 8 】

また、空隙273に吸湿効果を有する物質もしくは酸化防止効果を有する物質を設けることは有効である。また、カバー材272はガラス基板、金属基板（好ましくはステンレス基板）、セラミックス基板もしくはプラスチック基板（プラスチックフィルムを含む）を用いれば良い。なお、プラスチック基板を用いる場合、表面および裏面に炭素膜（好ましくはダイヤモンドライクカーボン膜）を設けて酸素や水の透過を防ぐことが好ましい。

【 0 0 7 9 】

こうして図4（B）に示すような構造の発光装置が完成する。なお、バンク267を形成した後、パッシベーション膜271を形成するまでの工程をマルチチャンバー方式（またはインライン方式）の成膜装置を用いて、大気解放せずに連続的に処理することは有効である。また、さらに発展させてカバー材272を貼り合わせる工程までを大気解放せずに連続的に処理することも可能である。

【 0 0 8 0 】



こうして、ガラス基板 5 0 1 上に n チャンネル型トランジスタ 6 0 1、p チャンネル型トランジスタ 6 0 2、スイッチングトランジスタ（映像データ信号を画素内に伝送するスイッチング素子として機能するトランジスタ）6 0 3 および電流制御トランジスタ（E L 素子に流れる電流を制御する電流制御素子として機能するトランジスタ）6 0 4 が形成される。

## 【 0 0 8 1 】

このとき駆動回路は基本回路として n チャンネル型トランジスタ 6 0 1 と p チャンネル型トランジスタ 6 0 2 とを相補的に組み合わせた C M O S 回路を含む。また、画素部はスイッチングトランジスタ 6 0 3 および電流制御トランジスタ 6 0 4 を含む複数の画素により形成されている。

## 【 0 0 8 2 】

ここまでの製造工程で必要としたフォトリソグラフィ工程は 7 回であり、一般的なアクティブマトリクス型発光装置よりも少ない。即ち、トランジスタの製造工程が大幅に簡略化されており、歩留まりの向上および製造コストの低減が実現できる。

## 【 0 0 8 3 】

さらに、図 3（A）を用いて説明したように、第 1 のゲート電極にゲート絶縁膜を介して重なる不純物領域を設けることによりホットキャリア効果に起因する劣化に強い n チャンネル型トランジスタを形成することができる。そのため、信頼性の高い発光装置を実現できる。

## 【 0 0 8 4 】

さらに、E L 素子を保護するための封止（または封入）工程まで行った後の本実施例の発光装置について図 5（A）、（B）を用いて説明する。なお、必要に応じて図 2 ～ 図 4 で用いた符号を引用する。

## 【 0 0 8 5 】

図 5（A）は、E L 素子の封止までを行った状態を示す上面図、図 5（B）は図 5（A）を A - A' で切断した断面図である。点線で示された 5 0 1 は画素部、5 0 2 はソース側駆動回路、5 0 3 はゲート側駆動回路である。また、5 0 4 はカバー材、5 0 5 は第 1 シール材、5 0 6 は第 2 シール材である。

## 【 0 0 8 6 】

なお、508はソース側駆動回路502及びゲート側駆動回路503に入力される信号を伝送するための配線であり、外部入力端子となるFPC（フレキシブルプリントサーキット）508からビデオ信号やクロック信号を受け取る。なお、ここではFPCしか図示されていないが、このFPCにはプリント配線基盤（PWB）が取り付けられていても良い。

## 【 0 0 8 7 】

次に、断面構造について図5（B）を用いて説明する。ガラス基板201の上方には画素部501、ソース側駆動回路502が形成されており、画素部501は電流制御用トランジスタ604とそのドレインに電氣的に接続された画素電極259を含む複数の画素により形成される。また、ソース側駆動回路502はnチャネル型トランジスタ601とpチャネル型トランジスタ602とを組み合わせたCMOS回路（図4（B）参照）を用いて形成される。なお、ガラス基板201に偏光板（代表的には円偏光板）を貼り付けても良い。

## 【 0 0 8 8 】

画素電極259はEL素子の陽極として機能する。また、画素電極259の両端にはバンク267が形成され、画素電極259上にはEL層268およびEL素子の陰極269が形成される。陰極269は全画素に共通の配線としても機能し、接続配線507を経由してFPC508に電氣的に接続されている。さらに、画素部501及びソース側駆動回路502に含まれる素子は全てパッシベーション膜271で覆われている。

## 【 0 0 8 9 】

また、第1シール材505によりカバー材504が貼り合わされている。なお、カバー材504とEL素子との間隔を確保するためにスペーサを設けても良い。そして、第1シール材505の内側には空隙273が形成されている。なお、第1シール材505は水分や酸素を透過しない材料であることが望ましい。さらに、空隙273の内部に吸湿効果をもつ物質や酸化防止効果をもつ物質を設けることは有効である。

## 【 0 0 9 0 】

なお、カバー材 5 0 4 の表面および裏面には保護膜として炭素膜（具体的にはダイヤモンドライクカーボン膜）5 0 9 a、5 0 9 b を 2 ～ 3 0 n m の厚さに設けると良い。このような炭素膜は、酸素および水の侵入を防ぐとともにカバー材 5 0 4 の表面を機械的に保護する役割をもつ。

## 【 0 0 9 1 】

また、カバー材 5 0 4 を接着した後、第 1 シール材 5 0 5 の露呈面を覆うように第 2 シール材 5 0 6 を設けている。第 2 シール材 5 0 6 は第 1 シール材 5 0 5 と同じ材料を用いることができる。

## 【 0 0 9 2 】

以上のような構造で E L 素子を封入することにより、E L 素子を外部から完全に遮断することができ、外部から水分や酸素等の E L 層の酸化による劣化を促す物質が侵入することを防ぐことができる。従って、信頼性の高い発光装置が得られる。

## 【 0 0 9 3 】

なお、図 5（A）、（B）に示したように、同一の基板上に画素部および駆動回路を有し F P C まで取り付けられた発光装置を、本明細書中では特に駆動回路内蔵型発光装置と呼ぶ。

## 【 0 0 9 4 】

また、本実施例を実施して作製された発光装置は、デジタル信号により動作させることもアナログ信号により動作させることも可能である。

## 【 0 0 9 5 】

## 〔実施例 2〕

本実施例では、実施例 1 と異なる作製工程によりアクティブマトリクス型発光装置を作製する例を示す。説明には図 6 を用いる。

## 【 0 0 9 6 】

まず、実施例 1 の作製工程に従って、図 2（C）の工程までを行う。その状態を図 6（A）に示す。本実施例では、第 1 の導電膜 2 0 9 と第 2 の導電膜 2 1 0 の選択比を実施例 1 よりも小さくして第 2 の導電膜 2 1 0 をエッチングする。この場合、図 2（C）のエッチング工程において酸素ガスの流量を  $5.0 \times 10^{-6}$

～ $8.0 \times 10^{-6} \text{ m}^3/\text{min}$ とすると良い。

【0097】

このようにすると、第1の導電膜209のうち、第2の導電膜からなる電極212～216に隠されていない部分は若干エッチングされて膜減りが起こる。本実施例ではこの状態でn型不純物元素（本実施例ではリン）を添加し、n型不純物領域（a）217～225を形成する。添加条件は図2（C）の工程に従えば良い。

【0098】

次に、実施例1の図2（E）のエッチング条件に従って第2の導電膜からなる電極212～216をエッチングし、第2のゲート電極601～605を形成する。この工程において、第1の導電膜209のうち、図6（A）の工程で膜減りした部分は除去されてなくなり、第1の導電膜からなる電極606～610が残存する。（図6（B））

【0099】

次に、この状態で再びn型不純物元素を図2（E）と同様の条件で行い、n型不純物領域（b）611～620を形成する。（図6（C））

【0100】

次に、図3（A）と同様のエッチング条件で第1の導電膜からなる電極606～610をエッチングし、第1のゲート電極621～625を形成する。このとき、n型不純物領域（b）611はゲート絶縁膜を介して第1のゲート電極621に重ならない領域611aおよび重なる領域611bに分けられ、n型不純物領域（b）612はゲート絶縁膜を介して第1のゲート電極621に重ならない領域612aおよび重なる領域612bに分けられる。（図6（D））

【0101】

この後の工程は、図3（B）以降の工程に従って行えば、図4（B）に示すアクティブマトリクス型発光装置が完成する。本実施例によれば、ゲート絶縁膜の膜減りを抑えることができるため、ゲート絶縁膜の膜厚が50～100nmと薄くなった場合において有効である。なお、本実施例は実施例1の作製工程の一部を変更したものであり、本実施例で説明した以外の構成は実施例1の構成を引用

することが可能である。

【0102】

〔実施例3〕

本実施例では、実施例1と異なる作製工程によりアクティブマトリクス型発光装置を作製する例を示す。説明には図7を用いる。

【0103】

まず、実施例1の作製工程に従って、図2（C）の工程までを行う。その状態を図7（A）に示す。次に、実施例1の図2（E）のエッチング条件に従って第2の導電膜からなる電極212～216をエッチングし、第2のゲート電極701～705を形成する。（図7（B））

【0104】

次に、この状態で再びn型不純物元素を図2（E）と同様の条件で行い、n型不純物領域（b）706～715を形成する。

【0105】

次に、図3（A）と同様のエッチング条件で第1の導電膜209をエッチングし、第1のゲート電極716～720を形成する。このとき、n型不純物領域（b）706はゲート絶縁膜を介して第1のゲート電極716に重ならない領域706aおよび重なる領域706bに分けられ、n型不純物領域（b）707はゲート絶縁膜を介して第1のゲート電極716に重ならない領域707aおよび重なる領域707bに分けられる。（図7（C））

【0106】

この後の工程は、図3（B）以降の工程に従って行えば、図4（B）に示すアクティブマトリクス型発光装置が完成する。本実施例によれば、ゲート絶縁膜の膜減りを極力抑えることができるため、ゲート絶縁膜の膜厚が50～100nmと薄くなった場合において有効である。なお、本実施例は実施例1の作製工程の一部を変更したものであり、本実施例で説明した以外の構成は実施例1の構成を引用することが可能である。

【0107】

〔実施例4〕

本実施例では、結晶質半導体膜の作製方法を実施例 1 と異なる手段とした場合の例について説明する。説明には図 8、図 9 を用いる。

#### 【0108】

まず、ガラス基板 801 を用意し、その上に 100 nm 厚の第 1 の窒化酸化珪素膜 802a、200 nm 厚の第 2 の窒化酸化珪素膜 802b および 50 nm 厚の非晶質珪素膜 803 を形成する。このとき第 1 の窒化珪素膜 802a に含まれる窒素の濃度は第 2 の窒化珪素膜 802b に含まれる窒素の濃度よりも高くしておくことが好ましい。(図 8 (A))

#### 【0109】

次に、非晶質珪素膜 803 に対してプラズマ処理によりニッケル (Ni) を添加する。ニッケルの添加方法は、電極としてニッケル電極を用いて窒素ガス、アンモニアガス、水素ガスもしくは希ガスのプラズマを形成すれば良い。なお、ニッケルの代わりに、パラジウム、コバルト、白金、銅、イリジウムもしくはゲルマニウムを用いることも可能である。こうしてニッケルの添加された非晶質珪素膜 804 が得られる。(図 8 (B))

#### 【0110】

次に、保護膜 805 として 50 ~ 150 nm の厚さの酸化珪素膜を形成する。その後、400 ~ 500℃ のファーンেসアニールにより非晶質珪素膜 804 中の水素を脱離させ、そのまま 550 ~ 650℃ のファーンেসアニールにより非晶質珪素膜 804 の結晶化を行う。この結晶化工程により結晶質珪素膜 806 が形成される。(図 8 (C))

#### 【0111】

なお、本実施例では、第 1 の窒化珪素膜 802a の形成、第 2 の窒化珪素膜 802b の形成、非晶質珪素膜 803 の形成、ニッケルのプラズマ処理および保護膜 805 の形成までの一連の工程を、同一の装置内で連続的に行う。そのためには、各成膜室およびプラズマ処理室を備えたマルチチャンバー方式 (クラスターツール方式) の装置を用いれば良い。

#### 【0112】

次に、保護膜 805 の上から結晶質珪素膜 806 中に p 型不純物元素 (本実施

例ではボロン)を添加する。このとき添加されるボロンの濃度は $1 \times 10^{15} \sim 1 \times 10^{18} \text{atoms/cm}^3$ とすれば良い。こうして $1 \times 10^{15} \sim 1 \times 10^{18} \text{atoms/cm}^3$ の濃度でボロンが添加された結晶質珪素膜 8 0 7 が得られる。ここで添加されるボロンはトランジスタのしきい値電圧を調節するための不純物元素である。

## 【 0 1 1 3 】

また、保護膜 8 0 5 を設けておくことで微妙な濃度調整を行うことも可能となる。なお、本実施例では、結晶質珪素膜 8 0 6 全体にボロンを添加する例を示しているが、マスクを用いて部分的に添加しても良い。また、n 型不純物元素を添加しても良いし、n 型不純物元素および p 型不純物元素を添加しても良い。

## 【 0 1 1 4 】

次に、補語膜 8 0 5 を除去し、露呈した結晶質珪素膜 8 0 7 に対してレーザーアニールを行う。レーザーとしては、固体レーザー（代表的には Nd : YAG レーザー）もしくはエキシマレーザーを用いれば良い。このレーザーアニールにより結晶性が改善された結晶質珪素膜 8 0 8 が得られる。

## 【 0 1 1 5 】

なお、上記ファーンেসアニールによる結晶化工程、p 型不純物元素の添加工程およびレーザーアニール工程の順序は入れ替えた工程を行うこともできる。例えば、p 型不純物元素の添加工程はファーンেসアニールによる結晶化工程の前に行っても良いし、レーザーアニール工程の後に行っても良い。

## 【 0 1 1 6 】

以上のようにして結晶質珪素膜 8 0 8 が得られたら、この後は実施例 1 の図 2 (B) 以降の工程に従ってアクティブマトリクス型発光装置を作製すれば良い。ただし、本実施例を実施した場合、活性層となる結晶質珪素膜中に、ニッケル、パラジウム、コバルト、白金、銅もしくはイリジウムといった金属元素が含まれることになる。このような金属元素はシリサイド化してリーク電流のパスとなりうる可能性もあるため、極力除去しておくことが望ましい。

## 【 0 1 1 7 】

そこで、本実施例ではリンによるニッケルのゲッターリング作用を用いて結晶質珪素膜中のニッケルを低減している。そのためには、図 3 (C) に示す活性化工

程の温度を 5 0 0 ~ 6 0 0 ℃ と高めに設定すれば良い。その様子を図 9 に示す。

【 0 1 1 8 】

5 0 0 ~ 6 0 0 ℃ の温度範囲で活性化工程を行うと、同時にニッケルが図 9 の矢印の方向に移動し、リンが添加された領域に捕獲（ゲッタリング）される。そのため、9 0 1 ~ 9 0 5 で示される領域（トランジスタのチャネル形成領域）におけるニッケル濃度は、S I M S（質量二次イオン分析）による測定で  $1 \times 10^{17} \text{ atoms/cm}^3$  以下にまで低減される。

【 0 1 1 9 】

本実施例の構成に従って作製されたトランジスタは、活性層（特にチャネル形成領域）の結晶性に優れており、高い電界効果移動度、小さいサブスレッショルド係数を示す。従って、動作速度の速いトランジスタを形成することができる。

【 0 1 2 0 】

なお、本実施例の構成は、実施例 1 ~ 実施例 3 のいずれの構成とも組み合わせて実施することが可能である。

【 0 1 2 1 】

〔実施例 5〕

本実施例では、実施例 1 と異なる作製方法でアクティブマトリクス型発光装置を作製した場合について説明する。

【 0 1 2 2 】

実施例 1 では、第 1 の無機絶縁膜 2 5 6 の形成工程、活性化工程、第 2 の無機絶縁膜 2 5 7 の形成工程、3 5 0 ~ 4 5 0 ℃ の加熱処理工程の順で行われているが、この順序は入れ替えることも可能である。

【 0 1 2 3 】

まず、第 1 の無機絶縁膜 2 5 6 の形成工程、第 2 の無機絶縁膜 2 5 7 の形成工程、活性化工程、3 5 0 ~ 4 5 0 ℃ の加熱処理工程の順序とすることができる。

【 0 1 2 4 】

また、第 1 の無機絶縁膜 2 5 6 の形成工程を省略し、第 2 の無機絶縁膜 2 5 7 の形成工程、活性化工程、3 5 0 ~ 4 5 0 ℃ の加熱処理工程の順序とすることができる。



【 0 1 2 5 】

また、第 1 の無機絶縁膜 2 5 6 の形成工程を省略し、活性化工程、第 2 の無機絶縁膜 2 5 7 の形成、3 5 0 ～ 4 5 0 ℃ の加熱処理の順序とすることができる。

【 0 1 2 6 】

なお、本実施例の構成は、実施例 1 ～ 実施例 4 のいずれの構成とも組み合わせて実施することが可能である。

【 0 1 2 7 】

〔実施例 6〕

本実施例では、発光層として一重項励起子（シングレット）により発光する有機化合物（以下、シングレット化合物という）および三重項励起子（トリプレット）により発光する有機化合物（以下、トリプレット化合物という）を併用する例について説明する。なお、シングレット化合物とは一重項励起のみを経由して発光する化合物を指し、トリプレット化合物とは三重項励起を経由して発光する化合物を指す。

【 0 1 2 8 】

トリプレット化合物は、としては以下の論文に記載の有機化合物が代表的な材料として挙げられる。

(1) T.Tsutsui, C.Adachi, S.Saito, Photochemical Processes in Organized Molecular Systems, ed.K.Honda, (Elsevier Sci.Pub., Tokyo,1991) p.437.

(2) M.A.Baldo, D.F.O'Brien, Y.You, A.Shoustikov, S.Sibley, M.E.Thompson, S.R.Forrest, Nature 395 (1998) p.151.

この論文には次の式で示される有機化合物が開示されている。

(3) M.A.Baldo, S.Lamansky, P.E.Burrows, M.E.Thompson, S.R.Forrest, Appl.Phys.Lett.,75 (1999) p.4.

(4) T.Tsutsui, M.-J.Yang, M.Yahiro, K.Nakamura, T.Watanabe, T.tsuji, Y.Fukuda, T.Wakimoto, S.Mayaguchi, Jpn.Appl.Phys., 38 (12B) (1999) L1502.

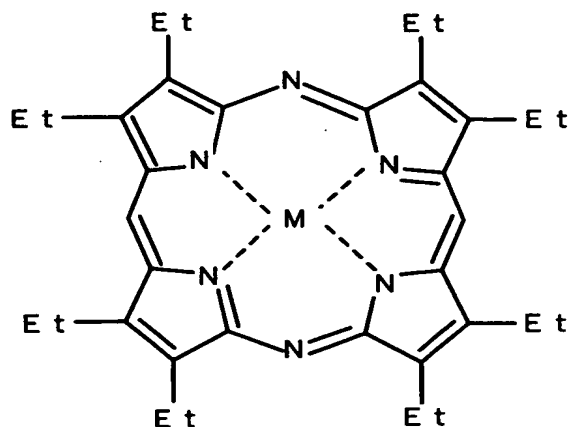
【 0 1 2 9 】

また、本発明者は、上記論文に記載された発光性材料だけでなく、次の分子式

で表される発光性材料（具体的には金属錯体もしくは有機化合物）を用いることが可能であると考えている。

【 0 1 3 0 】

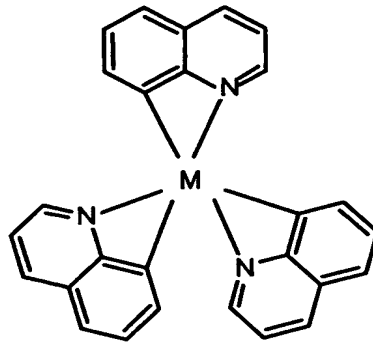
【式 1】



〔式中、Etはエチル基、  
Mは周期表の8～10族に属する元素を表す〕

【 0 1 3 1 】

## 【式 2】



〔式中、Mは周期表の8～10族に属する元素を表す〕

## 【0132】

上記分子式において、Mは周期表の8～10族に属する元素である。上記論文では、白金、イリジウムが用いられている。また、本発明者はニッケル、コバルトもしくはパラジウムは、白金やイリジウムに比べて安価であるため、発光装置の製造コストを低減する上で好ましいと考えている。特に、ニッケルは錯体を形成しやすいため、生産性も高く好ましい。

## 【0133】

上記トリプレット化合物は、シングレット化合物よりも発光効率が高く、同じ発光輝度を得るにも動作電圧（EL素子を発光させるに要する電圧）を低くすることが可能である。本実施例ではこの特徴を利用する。

## 【0134】

本実施例のアクティブマトリクス型発光装置における画素部の断面構造を図10に示す。図10において、10は絶縁体、11は図4（B）の電流制御トランジスタ604、12は画素電極（陽極）、13はバンク、14は公知の正孔注入

層、15は赤色に発光する発光層、16は緑色に発光する発光層、17は青色に発光する発光層、18は公知の電子輸送層、19は陰極である。

## 【0135】

このとき本実施例では、赤色に発光する発光層15としてトリプレット化合物を用い、緑色に発光する発光層16および青色に発光する発光層17としてシングレット化合物を用いる。即ち、シングレット化合物を用いたEL素子は緑色もしくは青色に発光するEL素子であり、前記トリプレット化合物を用いたEL素子は赤色に発光するEL素子である。

## 【0136】

低分子の有機化合物を発光層として用いる場合、現状では赤色に発光する発光層の寿命が他の色に発光する発光層よりも短い。これは発光効率が他の色よりも劣るため、他の色と同じ発光輝度を得るためには動作電圧を高く設定しなければならず、その分劣化の進行も早いためである。

## 【0137】

しかしながら、本実施例では赤色に発光する発光層15として発光効率の高いトリプレット化合物を用いているため、緑色に発光する発光層16や青色に発光する発光層17と同じ発光輝度を得ながらも動作電圧を揃えることが可能である。従って、赤色に発光する発光層15の劣化が極端に早まることはなく、色ずれ等の問題を起こさずにカラー表示を行うことが可能となる。また、動作電圧を低く抑えることができることは、トランジスタの耐圧のマージンを低く設定できる点からも好ましいことである。

## 【0138】

なお、本実施例では、赤色に発光する発光層15としてトリプレット化合物を用いた例を示しているが、さらに緑色に発光する発光層16もしくは青色に発光する発光層17にトリプレット化合物を用いることも可能である。

## 【0139】

次に、本実施例を実施した場合における画素部の回路構成を図11に示す。なお、ここでは赤色に発光するEL素子を含む画素（画素（赤））20a、緑色に発光するEL素子を含む画素（画素（緑））20bおよび青色に発光するEL素

子を含む画素（画素（青））20cの三つを図示しているが、いずれも回路構成は同一である。

#### 【0140】

図11（A）において、21はゲート配線、22a～22cはソース配線（データ配線）、23a～23cは電流供給線である。電流供給線23はEL素子の動作電圧を決定する配線であり、赤色発光の画素20a、緑色発光の画素20bおよび青色発光の画素20cのいずれの画素においても同じ電圧が印加される。従って、配線の線幅（太さ）も全て同一設計で良い。

#### 【0141】

また、24a～24cはスイッチングトランジスタであり、ここではnチャネル型トランジスタで形成されている。なお、ここではソース領域とドレイン領域との間に二つのチャネル形成領域を有した構造を例示しているが、二つ以上もしくは一つであっても構わない。

#### 【0142】

また、25a～25cは電流制御トランジスタであり、ゲートはスイッチングトランジスタ24a～24cのいずれかに、ソースは電流供給線23a～23cのいずれかに、ドレインはEL素子26a～26cのいずれかに接続される。なお、27a～27cはコンデンサであり、各々電流供給線25a～25cのゲートに印加される電圧を保持する。但し、コンデンサ27a～27cは省略することも可能である。

#### 【0143】

なお、図11（A）ではnチャネル型トランジスタからなるスイッチングトランジスタ24a～24cおよびpチャネル型トランジスタからなる電流制御トランジスタ25a～25cを設けた例を示しているが、図11（B）に示すように、画素（赤）30a、画素（緑）30bおよび画素（青）30cの各々に、pチャネル型トランジスタからなるスイッチングトランジスタ28a～28cおよびnチャネル型トランジスタからなる電流制御トランジスタ29a～29cを設けることも可能である。

#### 【0144】

さらに、図 1 1 (A)、(B) では一つの画素内に二つのトランジスタを設けた例を示しているが、トランジスタの個数は二つ以上（代表的には三つ～六つ）であっても良い。その場合においても、nチャネル型トランジスタとpチャネル型トランジスタとをどのように組み合わせて設けても構わない。

## 【 0 1 4 5 】

本実施例では、EL素子 2 6 a が赤色発光の EL 素子であり、発光層としてトリプレット化合物を用いている。また、EL素子 2 6 b が緑色発光の EL 素子、EL素子 2 6 c が青色発光の EL 素子であり、いずれも発光層としてシングレット化合物を用いている。

## 【 0 1 4 6 】

こうしてトリプレット化合物とシングレット化合物を使い分けることで EL 素子 2 6 a ～ 2 6 c の動作電圧をすべて同一（1 0 V 以下、好ましくは 3 ～ 1 0 V）とすることが可能となる。従って、発光装置に必要な電源を例えば 3 V もしくは 5 V で統一することができるため、回路設計が容易となる利点がある。

## 【 0 1 4 7 】

なお、本実施例の構成は、実施例 1 ～ 実施例 5 のいずれの構成とも組み合わせで実施することが可能である。

## 【 0 1 4 8 】

## 〔実施例 7〕

本実施例では、画素部および駆動回路をすべて nチャネル型トランジスタで形成した場合について説明する。なお、nチャネル型トランジスタの製造工程は実施例 1 に従えば良いので説明は省略する。

## 【 0 1 4 9 】

本実施例の発光装置の断面構造を図 1 2 に示す。なお、基本的な構造は実施例 1 に示した図 4 (B) の断面構造と同じであるため、ここでは相違点のみを説明することとする。

## 【 0 1 5 0 】

本実施例では、図 4 (B) の pチャネル型トランジスタ 6 0 2 の代わりに nチャネル型トランジスタ 1 2 0 1 が設けられ、電流制御トランジスタ 6 0 4 の代わ

りにnチャネル型トランジスタからなる電流制御トランジスタ1202が設けられている。

【0151】

また、電流制御トランジスタ1202のドレインに接続された配線266はEL素子の陰極として機能し、その上にEL層1203、酸化物導電膜からなる陽極1204、パッシベーション膜1205が設けられている。このとき配線266は周期表の1族もしくは2族に属する元素を含む金属膜で形成されるか、少なくともEL層1203と接する面が、周期表の1族もしくは2族に属する元素を含む金属膜で形成されることが望ましい。

【0152】

また、本実施例で用いるnチャネル型トランジスタはすべてエンハンスメント型トランジスタであっても良いし、すべてデプレッション型トランジスタであっても良い。勿論、両者を作り分けて組み合わせて用いることも可能である。

【0153】

ここで画素の回路構成を図13に示す。なお、図11と同一の符号を付した部分については図11の説明を参照すれば良い。

【0154】

図13に示すように、画素（赤）35a、画素（緑）35b、画素（青）35cの各々に設けられたスイッチングトランジスタ24a～24cおよび電流制御トランジスタ35a～35cはすべてnチャネル型トランジスタで形成されている。

【0155】

本実施例の構成によれば、実施例1の発光装置の製造工程においてpチャネル型トランジスタを形成するためのフォトリソグラフィ工程、画素電極（陽極）を形成するためのフォトリソグラフィ工程を省略することができるため、さらに製造工程を簡略化することが可能である。

【0156】

なお、本実施例の構成は実施例1～実施例6のいずれの構成とも組み合わせて実施することが可能である。

【0157】

## 〔実施例 8〕

本実施例では、画素部および駆動回路をすべて p チャンネル型トランジスタで形成した場合について説明する。本実施例の発光装置の断面構造を図 1 4 に示す。なお、実施例 1 に示した図 4 (B) と同一の符号を付してある部分は実施例 1 の説明を参照すれば良い。

## 【0 1 5 8】

本実施例では、駆動回路が p チャンネル型トランジスタ 1 4 0 1 および p チャンネル型トランジスタ 1 4 0 2 で形成される PMOS 回路で形成され、画素部が p チャンネル型トランジスタからなるスイッチングトランジスタ 1 4 0 3 および p チャンネル型トランジスタからなる電流制御トランジスタ 1 4 0 4 を有している。なお、p チャンネル型トランジスタ 1 4 0 1 の活性層は、ソース領域 4 1、ドレイン領域 4 2、LDD 領域 4 3 a、4 3 b およびチャネル形成領域 4 4 を含む。活性層の構成は、p チャンネル型トランジスタ 1 4 0 2、スイッチングトランジスタ 1 4 0 3、電流制御トランジスタ 1 4 0 4 も同様である。

## 【0 1 5 9】

ここで本実施例の p チャンネル型トランジスタの製造工程について図 1 5 を用いて説明する。まず、実施例 1 の製造工程に従って図 2 (B) の工程まで行う。

## 【0 1 6 0】

次に、レジスト 2 1 1 a ~ 2 1 1 e を用いて第 2 の導電膜からなる電極 2 1 2 ~ 2 1 6 を形成する。そして、レジスト 2 1 1 a ~ 2 1 1 e および第 2 の導電膜からなる電極 2 1 2 ~ 2 1 6 をマスクとして周期表の 1 3 族に属する元素（本実施例ではボロン）を半導体膜に添加し、 $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$  の濃度でボロンを含む領域（以下、p 型不純物領域（a）という）3 0 1 ~ 3 0 9 を形成する。（図 1 5 (A)）

## 【0 1 6 1】

次に、レジスト 2 1 1 a ~ 2 1 1 e を用いて第 2 の導電膜からなる電極 2 1 2 ~ 2 1 6 を図 1 (D) と同様のエッチング条件でエッチングし、第 2 のゲート電極 3 1 0 ~ 3 1 4 を形成する。（図 1 5 (B)）

## 【0 1 6 2】



次に、レジスト 2 1 1 a ~ 2 1 1 e および第 2 のゲート電極 3 1 0 ~ 3 1 4 をマスクとして第 1 の導電膜 2 0 9 を図 1 (C) と同様のエッチング条件でエッチングし、第 1 のゲート電極 3 1 5 ~ 3 1 9 を形成する。

## 【 0 1 6 3 】

そして、レジスト 2 1 1 a ~ 2 1 1 e および第 2 のゲート電極 3 1 0 ~ 3 1 4 をマスクとして周期表の 1 3 族に属する元素（本実施例ではボロン）を半導体膜に添加し、 $1 \times 10^{16} \sim 1 \times 10^{19} \text{ atoms/cm}^3$ （代表的には  $1 \times 10^{17} \sim 1 \times 10^{18} \text{ atoms/cm}^3$ ）の濃度でボロンを含む領域（以下、p 型不純物領域（b）という）3 2 0 ~ 3 2 9 を形成する。（図 1 5 (C)）

## 【 0 1 6 4 】

この後の工程は実施例 1 の図 3 (C) 以降の工程に従えば良い。以上のような工程により図 1 4 に示す構造の発光装置を形成することができる。

## 【 0 1 6 5 】

また、本実施例で用いる p チャネル型トランジスタはすべてエンハンスメント型トランジスタであっても良いし、すべてデプレッション型トランジスタであっても良い。勿論、両者を作り分けて組み合わせて用いることも可能である。

## 【 0 1 6 6 】

ここで画素の回路構成を図 1 6 に示す。なお、図 1 1 と同一の符号を付した部分については図 1 1 の説明を参照すれば良い。

## 【 0 1 6 7 】

図 1 6 に示すように、画素（赤）5 0 a、画素（緑）5 0 b、画素（青）5 0 c の各々に設けられたスイッチングトランジスタ 5 1 a ~ 5 1 c および電流制御トランジスタ 5 2 a ~ 5 2 c はすべて p チャネル型トランジスタで形成される。

## 【 0 1 6 8 】

本実施例の構成によれば、実施例 1 の発光装置の製造工程において 1 回のフォトリソグラフィ工程を省略することができるため、実施例 1 よりも製造工程を簡略化することが可能である。

## 【 0 1 6 9 】

なお、本実施例の構成は実施例 1 ~ 実施例 6 のいずれの構成とも組み合わせて

実施することが可能である。

【 0 1 7 0 】

〔実施例 9〕

本発明のアクティブマトリクス型の発光装置は、半導体素子として MOS (Metal Oxide Semiconductor) トランジスタを用いることもできる。その場合、半導体基板（典型的にはシリコンウエハ）に公知の方法で形成された MOS トランジスタを用いれば良い。

【 0 1 7 1 】

なお、本実施例の構成は、実施例 1 ～ 3、5 ～ 8 の構成と組み合わせて実施することが可能である。

【 0 1 7 2 】

〔実施例 1 0〕

実施例 1 において、図 5 に示した駆動回路内蔵型発光装置は、同一の絶縁体上に画素部および駆動回路が一体形成された例であるが、駆動回路を外付け IC (集積回路) で設けることも可能である。このような場合、構造は図 1 7 (A) のようになる。

【 0 1 7 3 】

図 1 7 (A) に示すモジュールは、アクティブマトリクス基板 6 0 (画素部 6 1、配線 6 2 a、6 2 b を含む) に FPC 6 3 が取り付けられ、その FPC 6 3 を介してプリント配線板 6 4 が取り付けられている。ここでプリント配線板 6 4 の機能ブロック図を図 1 7 (B) に示す。

【 0 1 7 4 】

図 1 7 (B) に示すように、プリント配線板 6 4 の内部には少なくとも I/O ポート (入力もしくは出力部ともいう) 6 5、6 8、ソース側駆動回路 6 6 およびゲート側駆動回路 6 7 として機能する IC が設けられている。

【 0 1 7 5 】

このように、基板面に画素部が形成されたアクティブマトリクス基板に FPC が取り付けられ、その FPC を介して駆動回路としての機能を有するプリント配線板が取り付けられた構成のモジュールを、本明細書では特に駆動回路外付け型

発光モジュールと呼ぶことにする。

【0176】

また、図18（A）に示すモジュールは、駆動回路内蔵型発光装置70（画素部71、ソース側駆動回路72、ゲート側駆動回路73、配線72a、73aを含む）にFPC74が取り付けられ、そのFPC74を介してプリント配線板75が取り付けられている。ここでプリント配線板75の機能ブロック図を図18（B）に示す。

【0177】

図18（B）に示すように、プリント配線板75の内部には少なくともI/Oポート76、79、コントロール部77として機能するICが設けられている。なお、ここではメモリ部78が設けられているが、必ずしも必要ではない。また、コントロール部77は、駆動回路の制御、映像データの補正などをコントロールするための機能を有した部位である。

【0178】

このように、基板面に画素部および駆動回路が形成された駆動回路内蔵型発光装置にコントローラーとしての機能を有するプリント配線板が取り付けられた構成のモジュールを、本明細書では特にコントローラー外付け型発光モジュールと呼ぶことにする。

【0179】

〔実施例11〕

本発明を実施して形成された発光装置（実施例10に示した形態のモジュールも含む）は様々な電気器具に内蔵され、画素部は映像表示部として用いられる。本発明の電気器具としては、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響機器、ノート型パーソナルコンピュータ、ゲーム機器、携帯機器（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍）、記録媒体を備えた画像再生装置などが挙げられる。それら電気器具の具体例を図19、図20に示す。

【0180】

図19（A）はELディスプレイであり、筐体2001、支持台2002、表

示部 2 0 0 3 を含む。本発明の発光装置は表示部 2 0 0 3 に用いることができる。表示部 2 0 0 3 に E L 素子を有した発光装置を用いる場合、E L 素子が自発光型であるためバックライトが必要なく薄い表示部とすることができる。

## 【 0 1 8 1 】

図 1 9 ( B ) はビデオカメラであり、本体 2 1 0 1、表示部 2 1 0 2、音声入力部 2 1 0 3、操作スイッチ 2 1 0 4、バッテリー 2 1 0 5、受像部 2 1 0 6 を含む。本発明の発光装置は表示部 2 1 0 2 に用いることができる。

## 【 0 1 8 2 】

図 1 9 ( C ) はデジタルカメラであり、本体 2 2 0 1、表示部 2 2 0 2、接眼部 2 2 0 3、操作スイッチ 2 2 0 4 を含む。本発明の発光装置もしくは液晶表示装置は表示部 2 2 0 2 に用いることができる。

## 【 0 1 8 3 】

図 1 9 ( D ) は記録媒体を備えた画像再生装置（具体的には D V D 再生装置）であり、本体 2 3 0 1、記録媒体（C D、L D または D V D 等） 2 3 0 2、操作スイッチ 2 3 0 3、表示部（a） 2 3 0 4、表示部（b） 2 3 0 5 を含む。表示部（a）は主として画像情報を表示し、表示部（b）は主として文字情報を表示するが、本発明の発光装置はこれら表示部（a）、（b）に用いることができる。なお、記録媒体を備えた画像再生装置には、C D 再生装置、ゲーム機器なども含まれうる。

## 【 0 1 8 4 】

図 1 9 ( E ) は携帯型（モバイル）コンピュータであり、本体 2 4 0 1、表示部 2 4 0 2、受像部 2 4 0 3、操作スイッチ 2 4 0 4、メモリスロット 2 4 0 5 を含む。本発明の発光装置は表示部 2 4 0 2 に用いることができる。この携帯型コンピュータはフラッシュメモリや不揮発性メモリを集積化した記録媒体に情報を記録したり、それを再生したりすることができる。

## 【 0 1 8 5 】

図 1 9 ( F ) はパーソナルコンピュータであり、本体 2 5 0 1、筐体 2 5 0 2、表示部 2 5 0 3、キーボード 2 5 0 4 を含む。本発明の発光装置は表示部 2 5 0 3 に用いることができる。

## 【 0 1 8 6 】

また、上記電気器具はインターネットやCATV（ケーブルテレビ）などの電子通信回線を通じて配信された情報を表示することが多くなり、特に動画情報を表示する機会が増してきている。表示部にEL素子を有した発光装置を用いた場合、EL素子の応答速度が非常に高いため遅れの少ない動画表示が可能となる。

## 【 0 1 8 7 】

また、発光装置は発光している部分が電力を消費するため、発光部分が極力少なくなるように情報を表示することが望ましい。従って、携帯情報端末、特に携帯電話や音響機器のような文字情報を主とする表示部に発光装置を用いる場合には、非発光部分を背景として文字情報を発光部分で形成するように駆動することが望ましい。

## 【 0 1 8 8 】

ここで図20（A）は携帯電話であり、キー操作を行う部位（操作部）2601、情報表示を行う部位（情報表示部）2602であり、操作部2601および情報表示部2602は連結部2603で連結している。また、操作部2601には音声入力部2604、操作キー2605が設けられ、情報表示部2602には音声出力部2606、表示部2607が設けられている。

## 【 0 1 8 9 】

本発明の発光装置は表示部2607に用いることができる。なお、表示部2607に発光装置を用いる場合、黒色の背景に白色の文字を表示することで携帯電話の消費電力を抑えることができる。

## 【 0 1 9 0 】

図20（A）に示した携帯電話の場合、表示部2604に用いた発光装置にCMOS回路でセンサ（CMOSセンサ）を内蔵させ、指紋もしくは手相を読みとることで使用者を認証する認証システム用端末として用いることもできる。また、外部の明るさ（照度）を読みとり、設定されたコントラストで情報表示が可能となるように発光させることもできる。

## 【 0 1 9 1 】

さらに、操作スイッチ2605を使用している時に輝度を下げ、操作スイッチ

の使用が終わったら輝度を上げることで低消費電力化することができる。また、着信した時に表示部 2 6 0 4 の輝度を上げ、通話中は輝度を下げることによっても低消費電力化することができる。また、継続的に使用している場合に、リセットしない限り時間制御で表示がオフになるような機能を持たせることで低消費電力化を図ることもできる。なお、これらはマニュアル制御であっても良い。

## 【 0 1 9 2 】

また、図 2 0 ( B ) は車載用オーディオであり、筐体 2 7 0 1、表示部 2 7 0 2、操作スイッチ 2 7 0 3、2 7 0 4 を含む。本発明の発光装置は表示部 2 7 0 2 に用いることができる。また、本実施例では音響機器の例として車載用オーディオ（カーオーディオ）を示すが、据え置き型のオーディオ（オーディオコンポーネント）に用いても良い。なお、表示部 2 7 0 4 に発光装置を用いる場合、黒色の背景に白色の文字を表示することで消費電力を抑えられる。

## 【 0 1 9 3 】

さらに、以上に示した電気器具は、表示部に用いた発光装置に光センサを内蔵させ、使用環境の明るさを検知する手段を設けることもできる。表示部に発光装置を用いる場合、使用環境の明るさに応じて発光輝度を変調させるような機能を持たせることもできる。

## 【 0 1 9 4 】

具体的には表示部に用いた発光装置に C M O S 回路で形成したイメージセンサ（面状、線状もしくは点状のセンサ）を設けたり、本体もしくは筐体に C C D （Charge Coupled Device）を設けることで実施できる。使用者は使用環境の明るさに比べてコントラスト比で 1 0 0 ～ 1 5 0 の明るさを確保できれば問題なく画像もしくは文字情報を認識できる。即ち、使用環境が明るい場合は画像の輝度を上げて見やすくし、使用環境が暗い場合は画像の輝度を抑えて消費電力を抑えるといったことが可能である。

## 【 0 1 9 5 】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電気器具に用いることが可能である。また、本実施例の電気器具は実施例 1 ～ 1 0 のいずれの構成を含む発光装置もしくはモジュールを用いても良い。

【 0 1 9 6 】

【発明の効果】

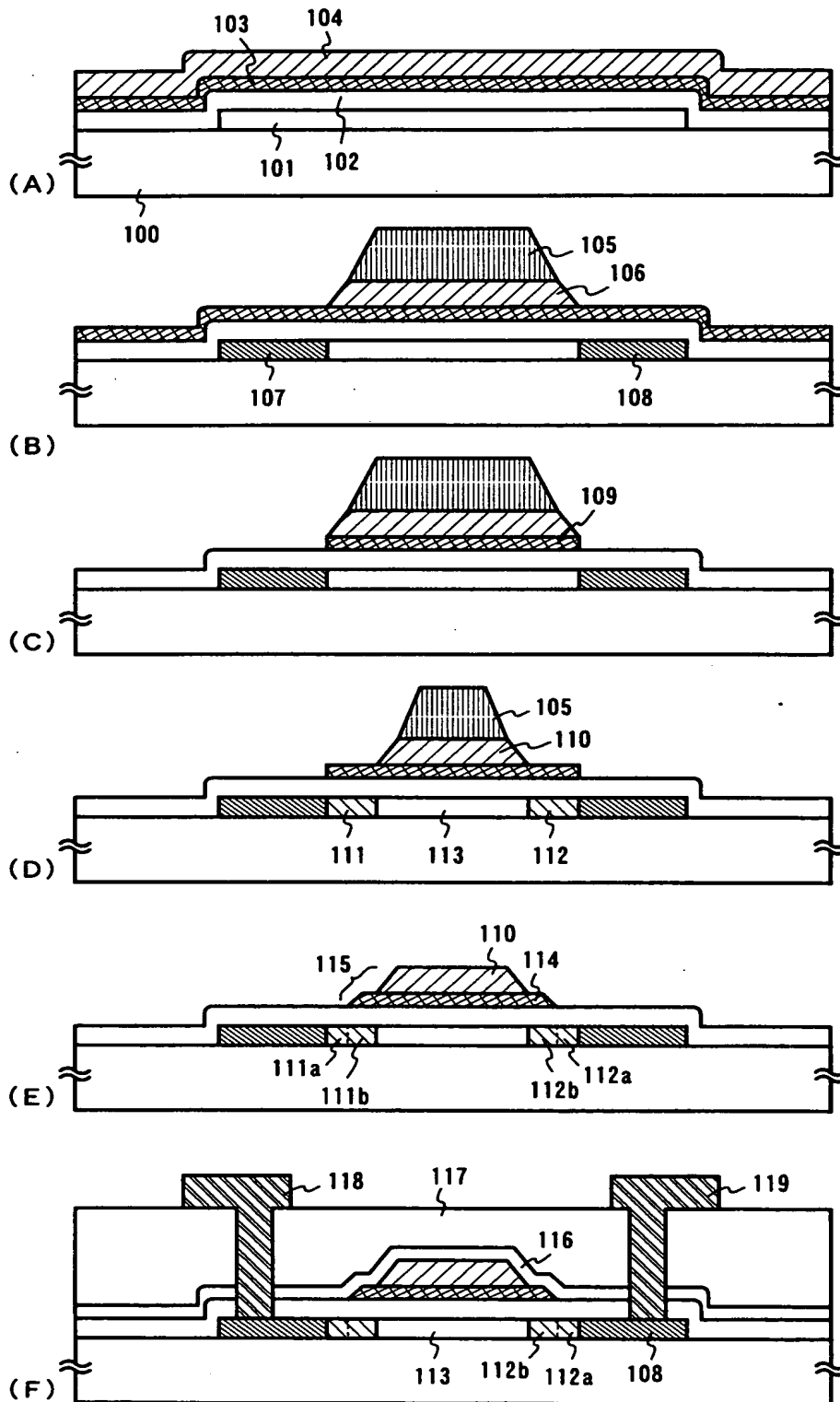
本発明を実施することにより、高い歩留まり且つ低いコストで発光装置を製造することができ、安価な発光装置を提供することができる。また、安価な発光装置を表示部に用いることで安価な電気器具を提供することが可能となる。

【図面の簡単な説明】

- 【図 1】      n チャンネル型トランジスタの製造工程を示す図。
- 【図 2】      発光装置の製造工程を示す図。
- 【図 3】      発光装置の製造工程を示す図。
- 【図 4】      発光装置の製造工程を示す図。
- 【図 5】      発光装置の上面構造および断面構造を示す図。
- 【図 6】      発光装置の製造工程を示す図。
- 【図 7】      発光装置の製造工程を示す図。
- 【図 8】      発光装置の製造工程を示す図。
- 【図 9】      発光装置の製造工程を示す図。
- 【図 1 0】    発光装置の断面構造を示す図。
- 【図 1 1】    発光装置の画素の回路構成を示す図。
- 【図 1 2】    発光装置の断面構造を示す図。
- 【図 1 3】    発光装置の画素の回路構成を示す図。
- 【図 1 4】    発光装置の断面構造を示す図。
- 【図 1 5】    発光装置の製造工程を示す図。
- 【図 1 6】    発光装置の画素の回路構成を示す図。
- 【図 1 7】    駆動回路外付け型発光装置の構造を示す図。
- 【図 1 8】    コントローラ外付け型発光装置の構造を示す図。
- 【図 1 9】    電気器具の具体例を示す図。
- 【図 2 0】    電気器具の具体例を示す図。

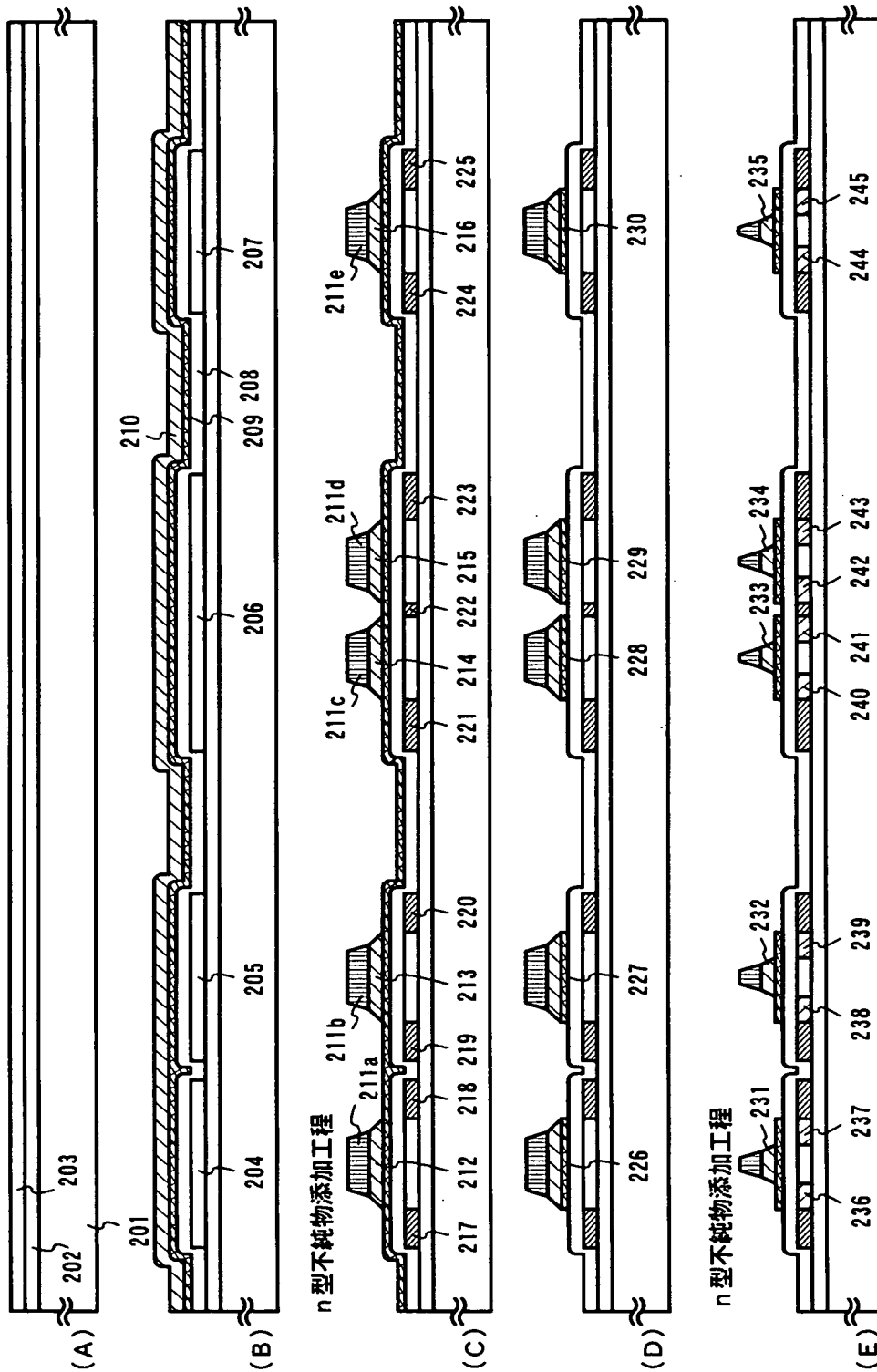
【書類名】 図面

【図 1】



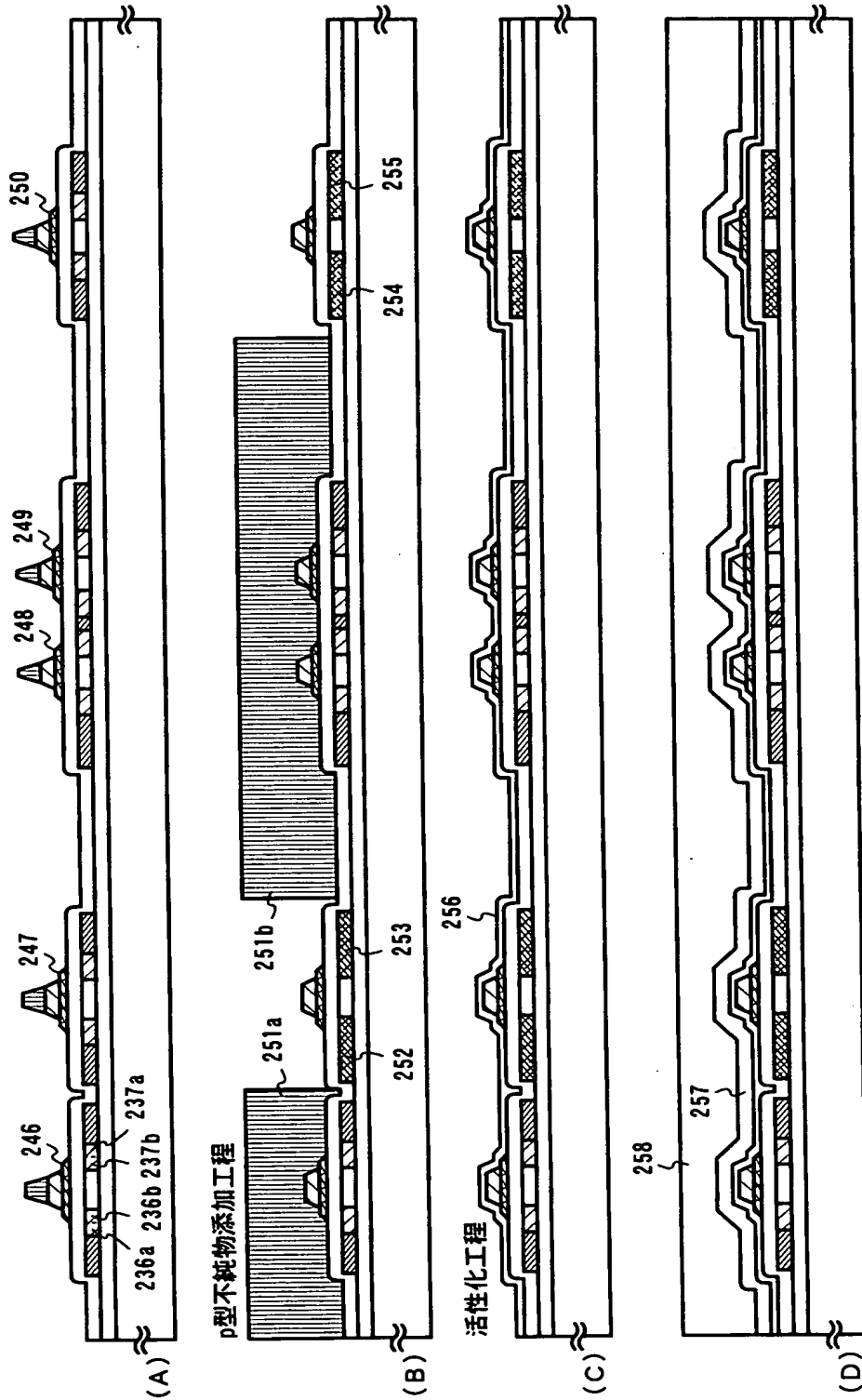


【図 2】



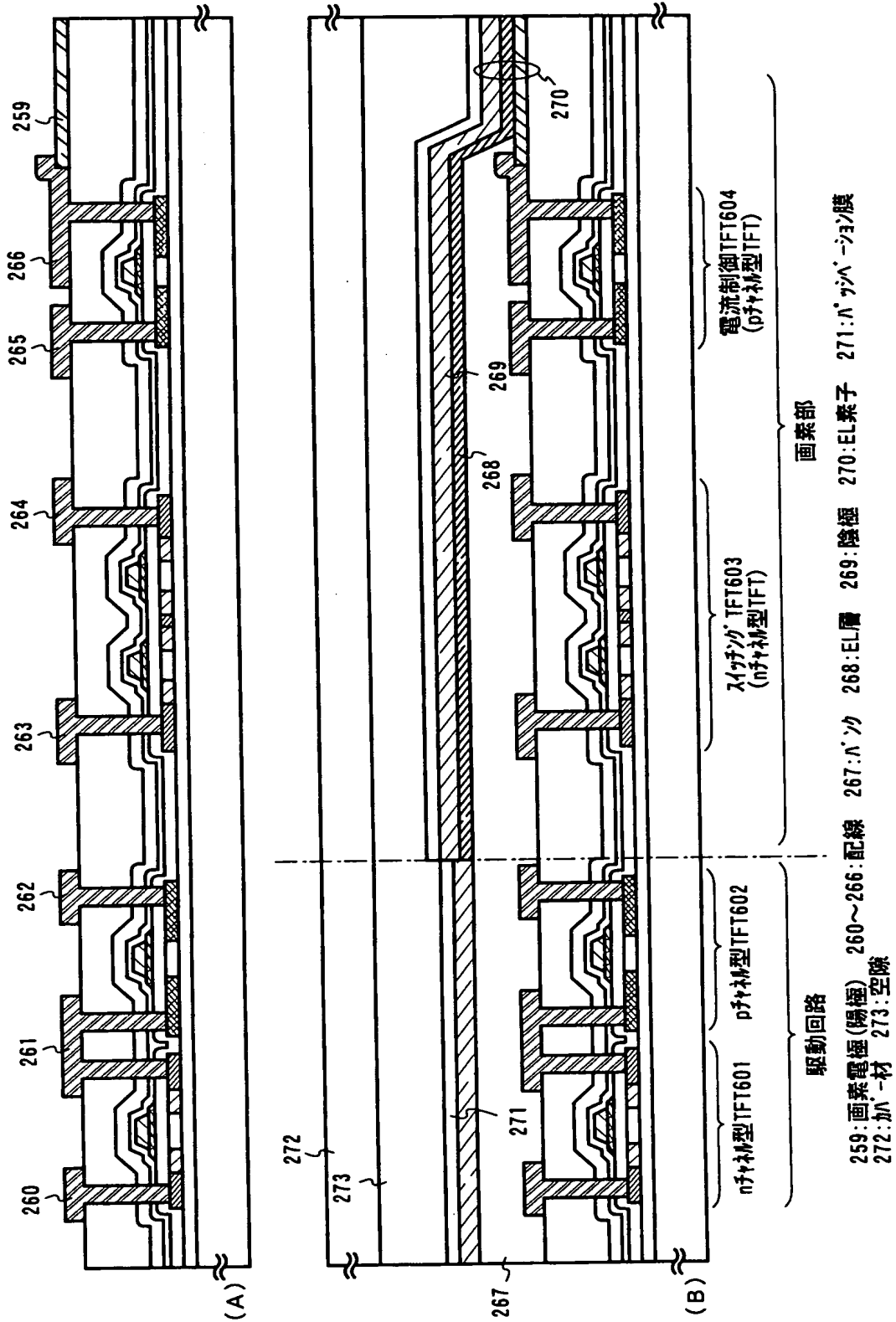
201: 基板 202: 下地膜 203: 結晶質珪素膜 204~207: 半導体膜 208: ゲート絶縁膜  
 209: 第1の導電膜 210: 第2の導電膜 211a~211e: リジストマシ 212~216: 第2の導電膜からなる電極  
 217~225: n 型不純物領域 (a) 226~230: 第1の導電膜からなるゲート電極 231~235: 第2のゲート電極  
 236~245: n 型不純物領域 (b)

【図 3】

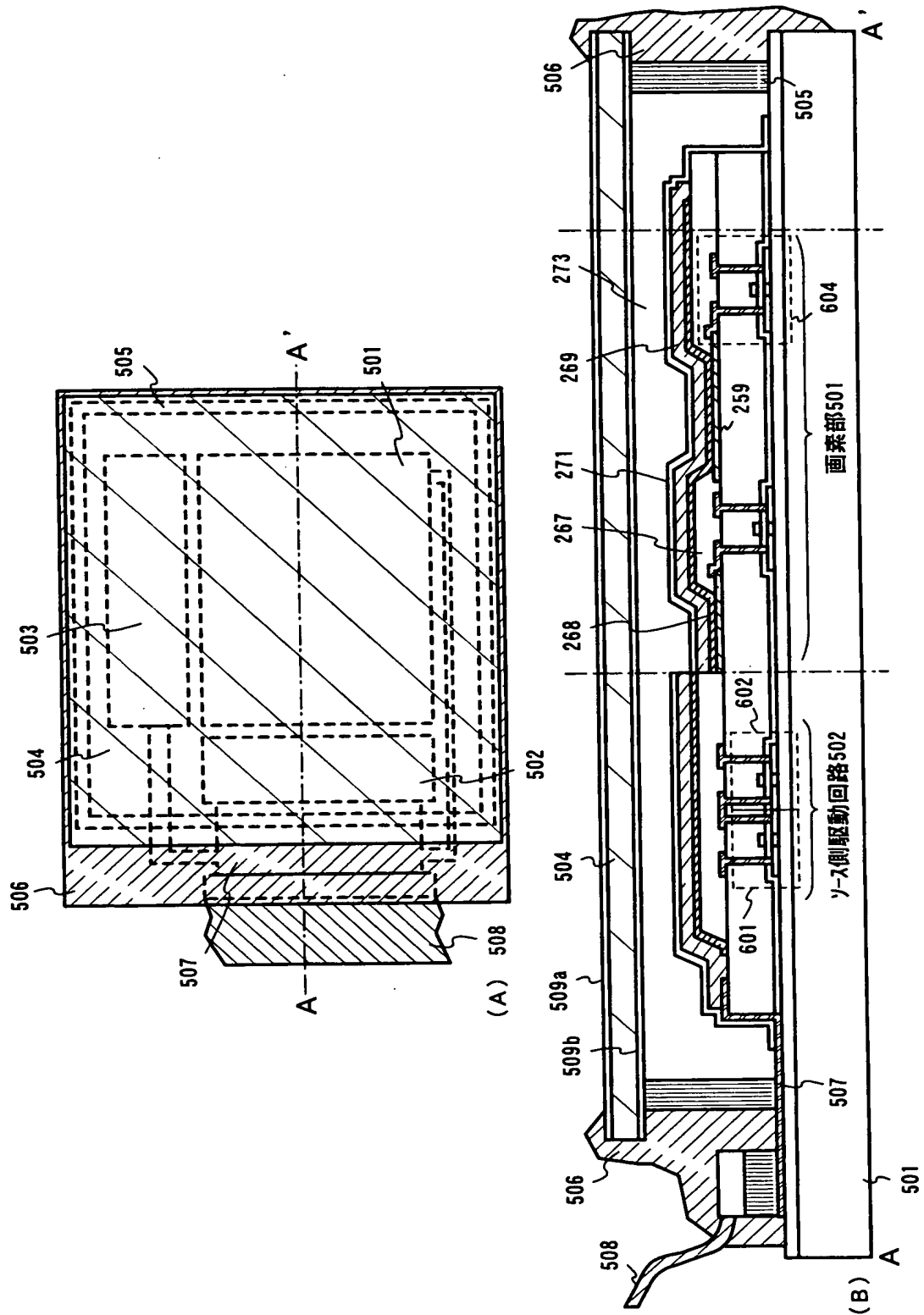


246~250: 第1のゲート電極 251a, 251b: リジストマスク 252~255: p型不純物領域  
 256: 第1の無機絶縁膜 257: 第2の無機絶縁膜 258: 有機絶縁膜

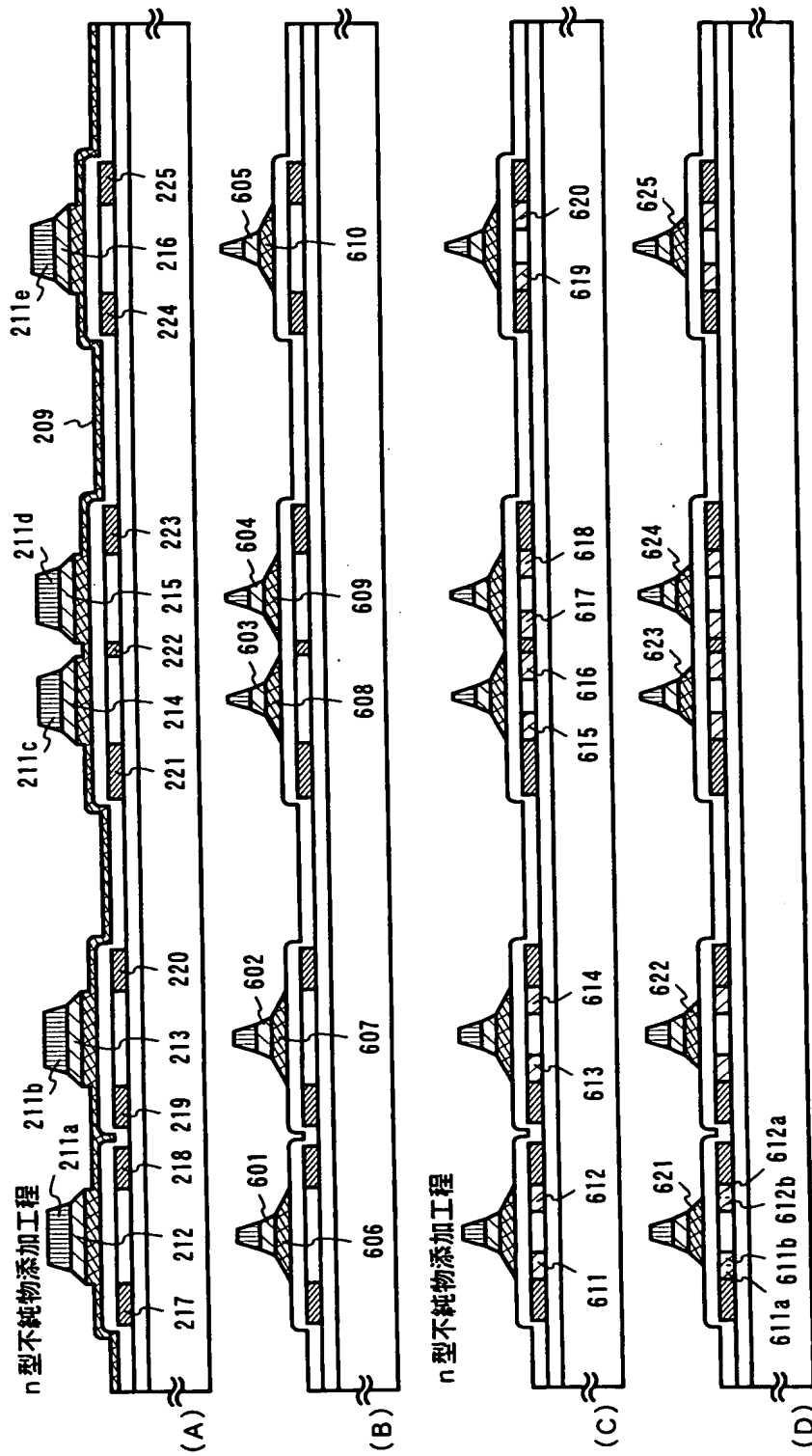
【図 4】



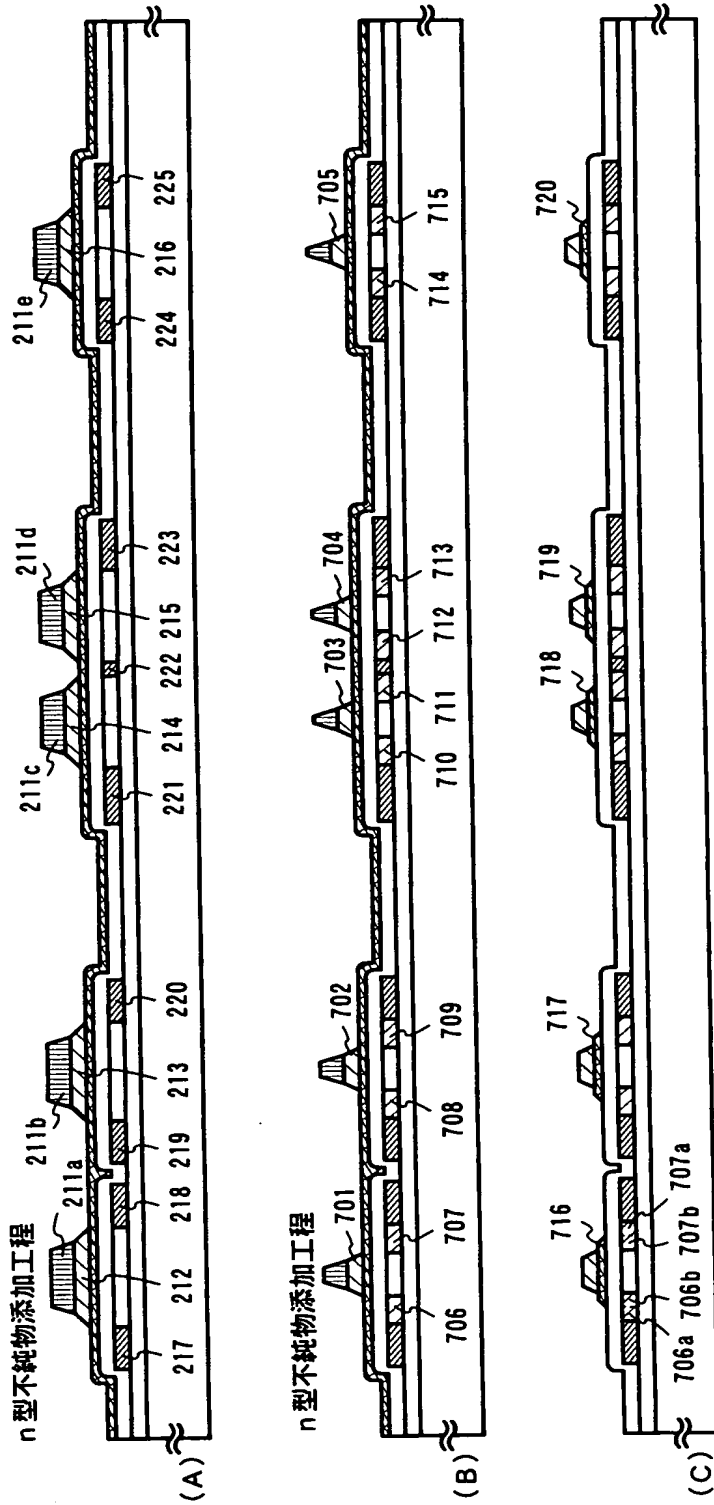
【図 5】



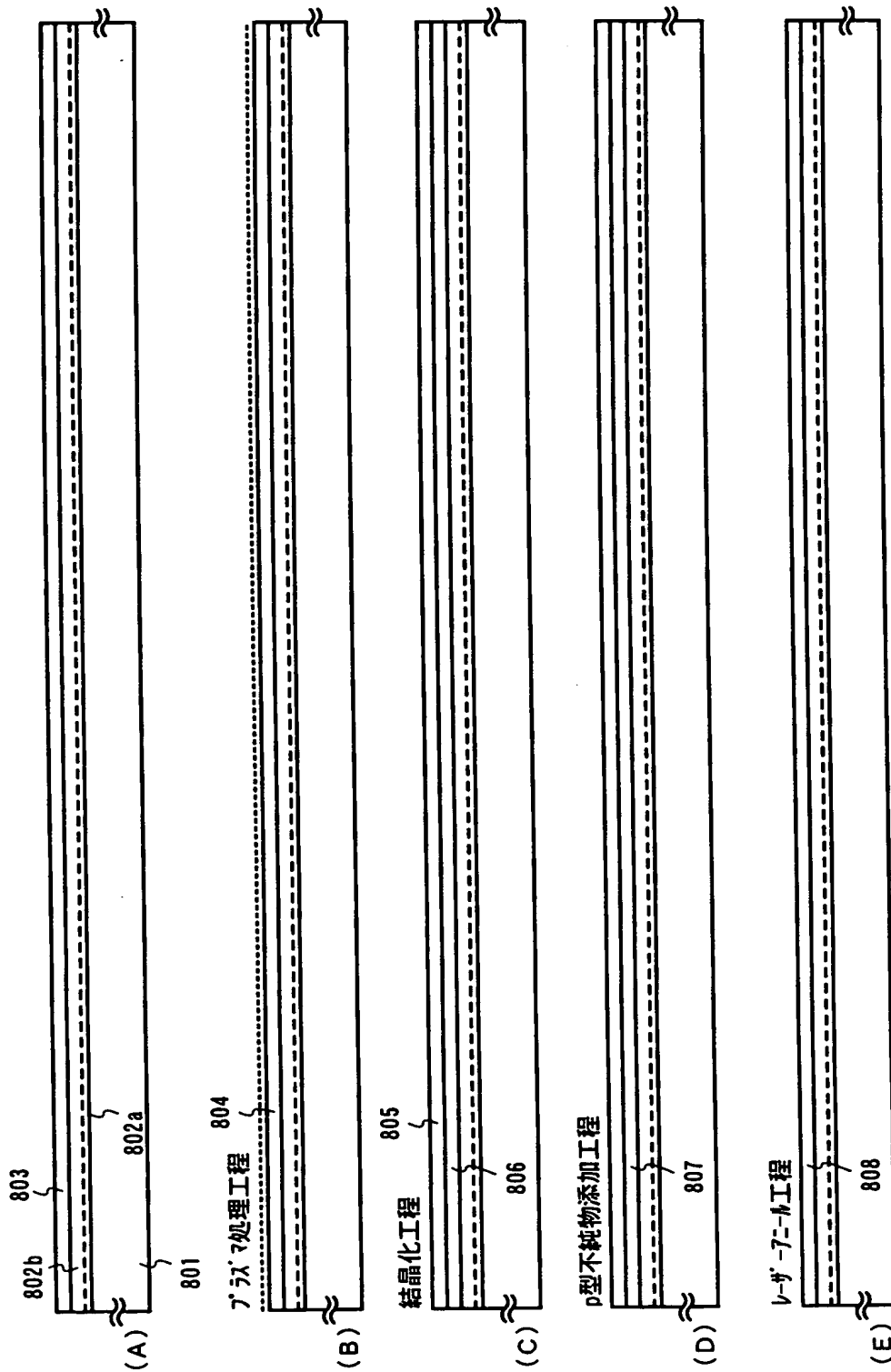
【図 6】



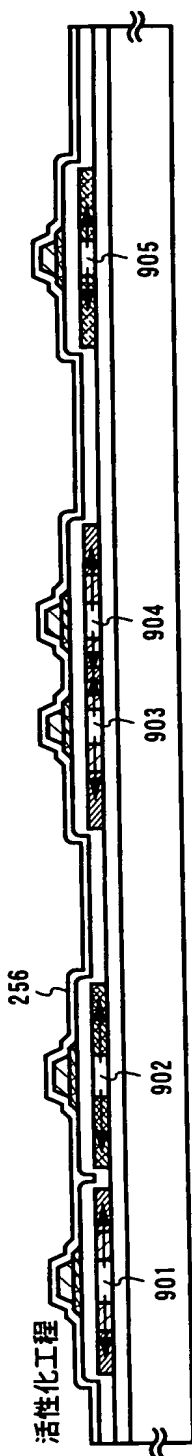
【図 7】



【図 8】

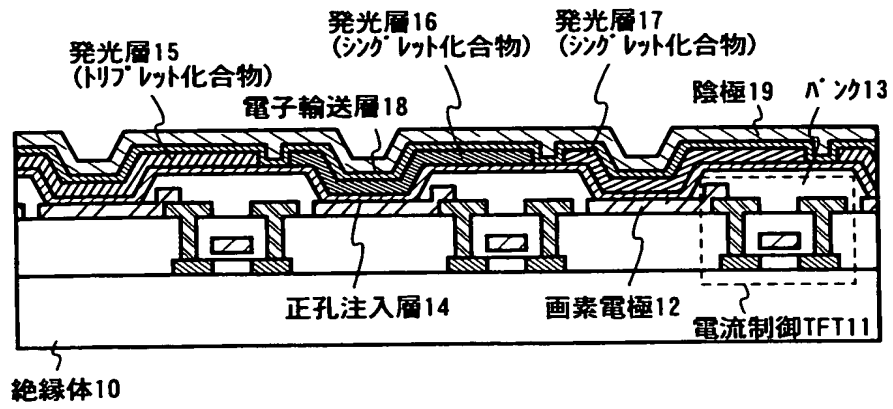


【図 9】

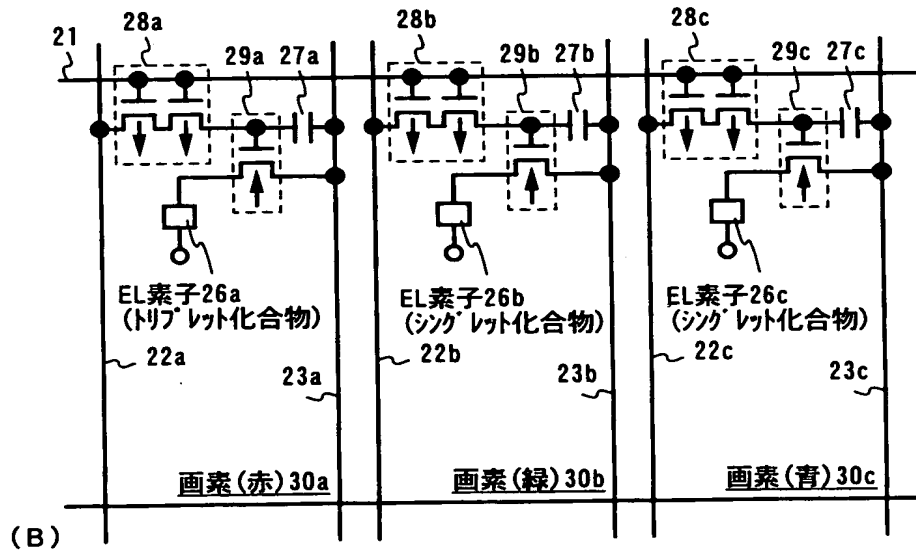
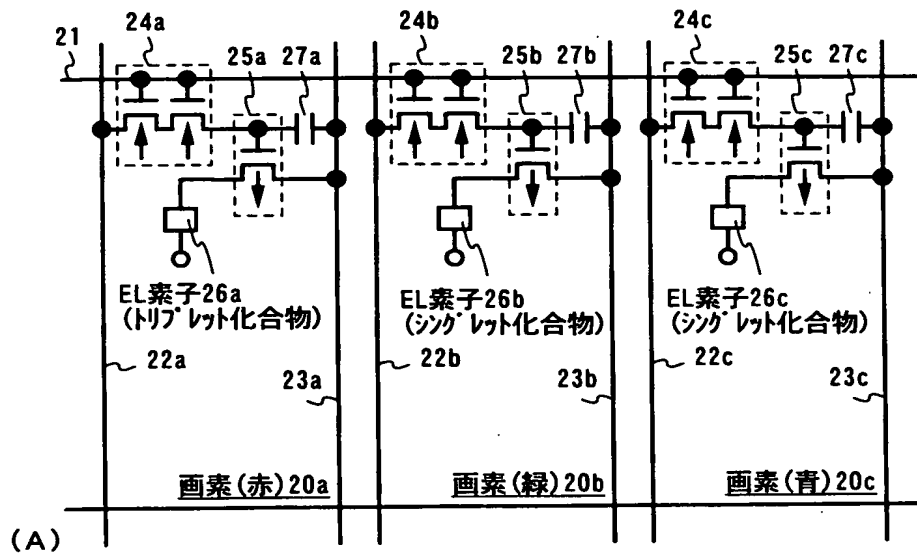




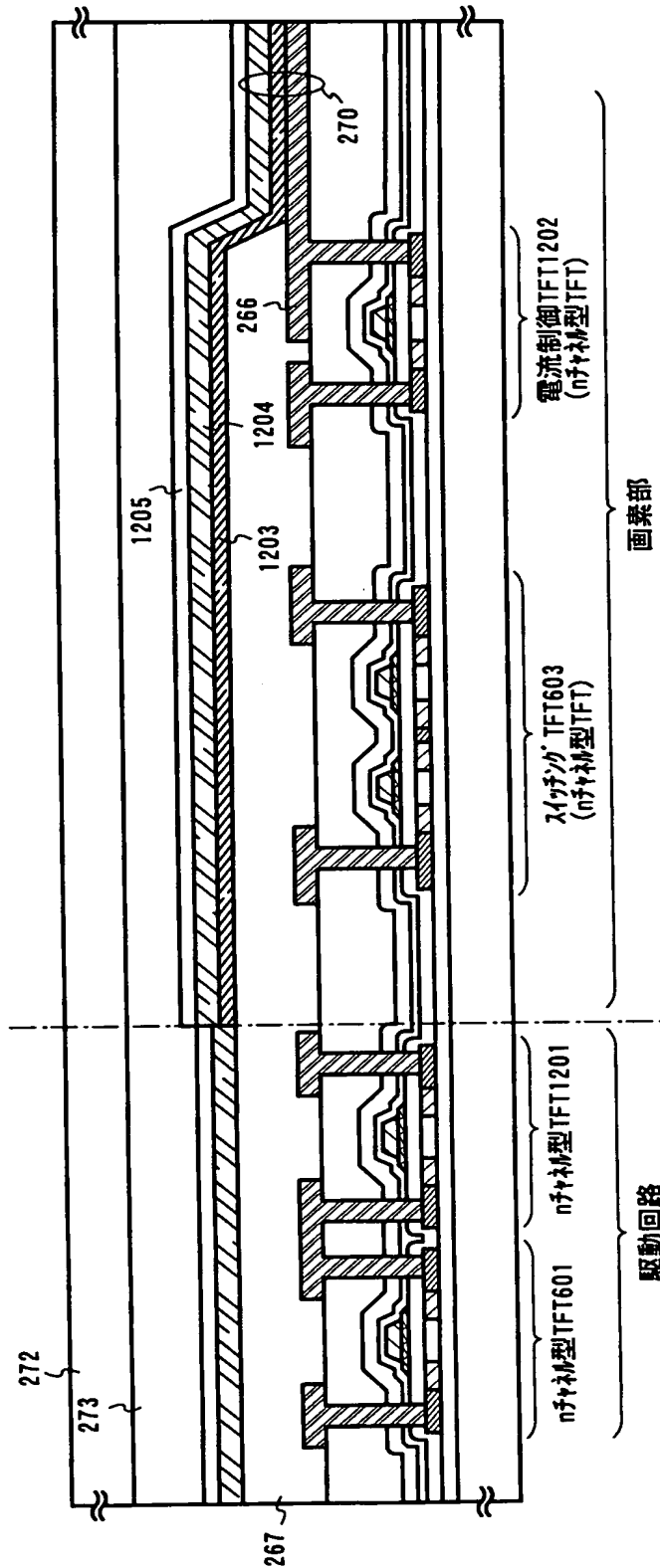
【図 1 0】



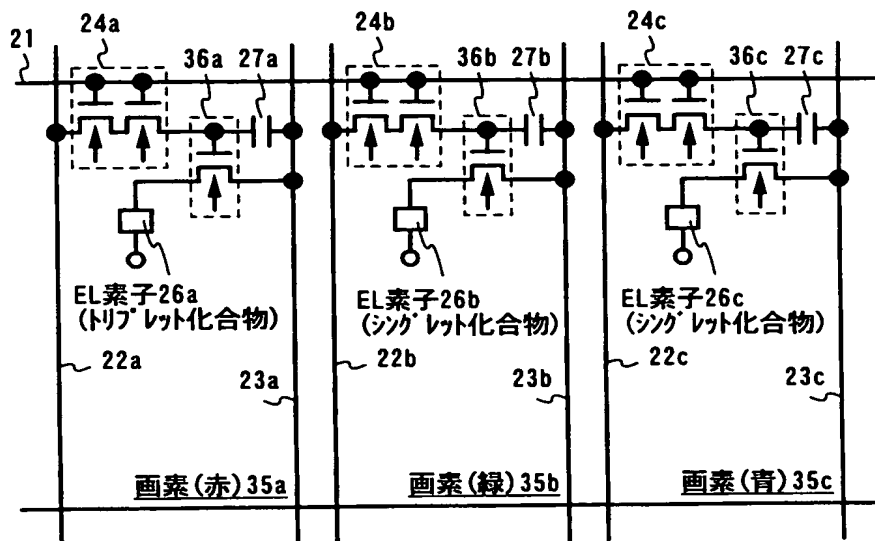
【図 1 1】



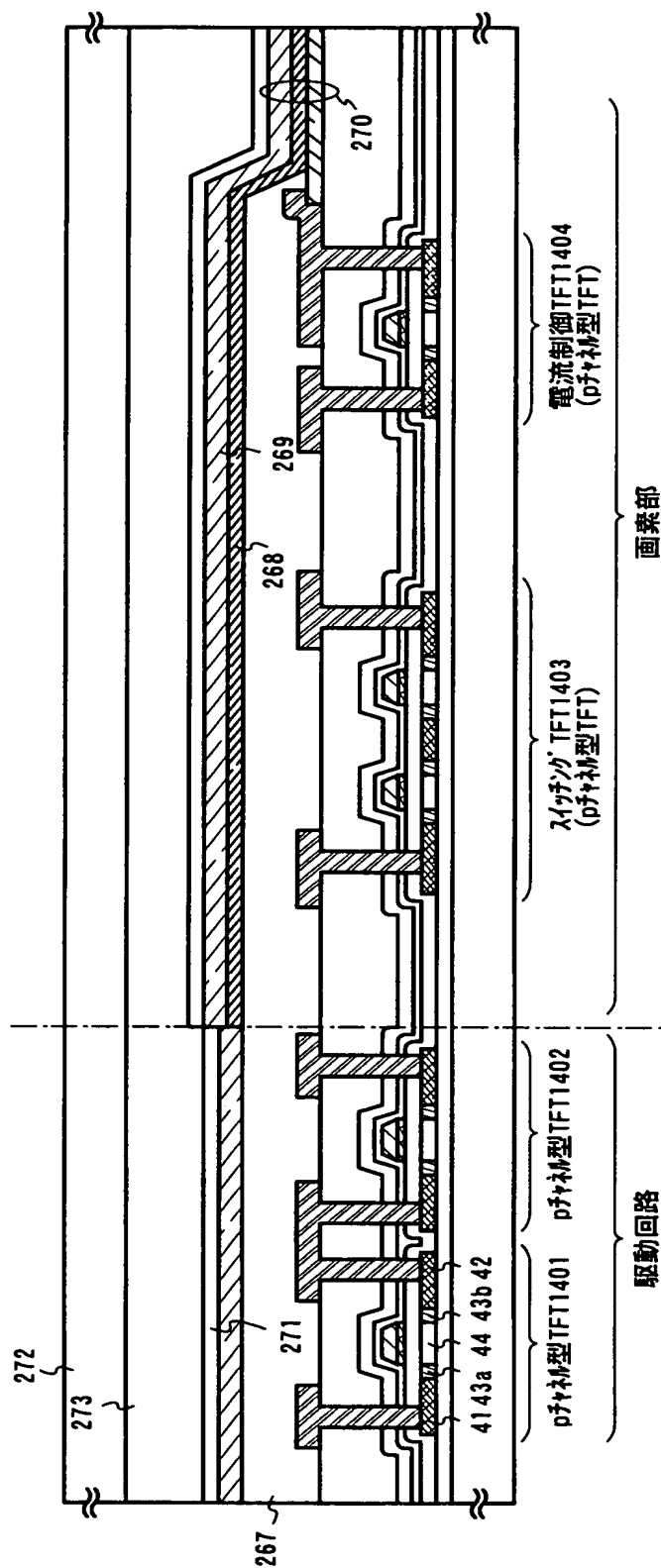
【図 1 2】



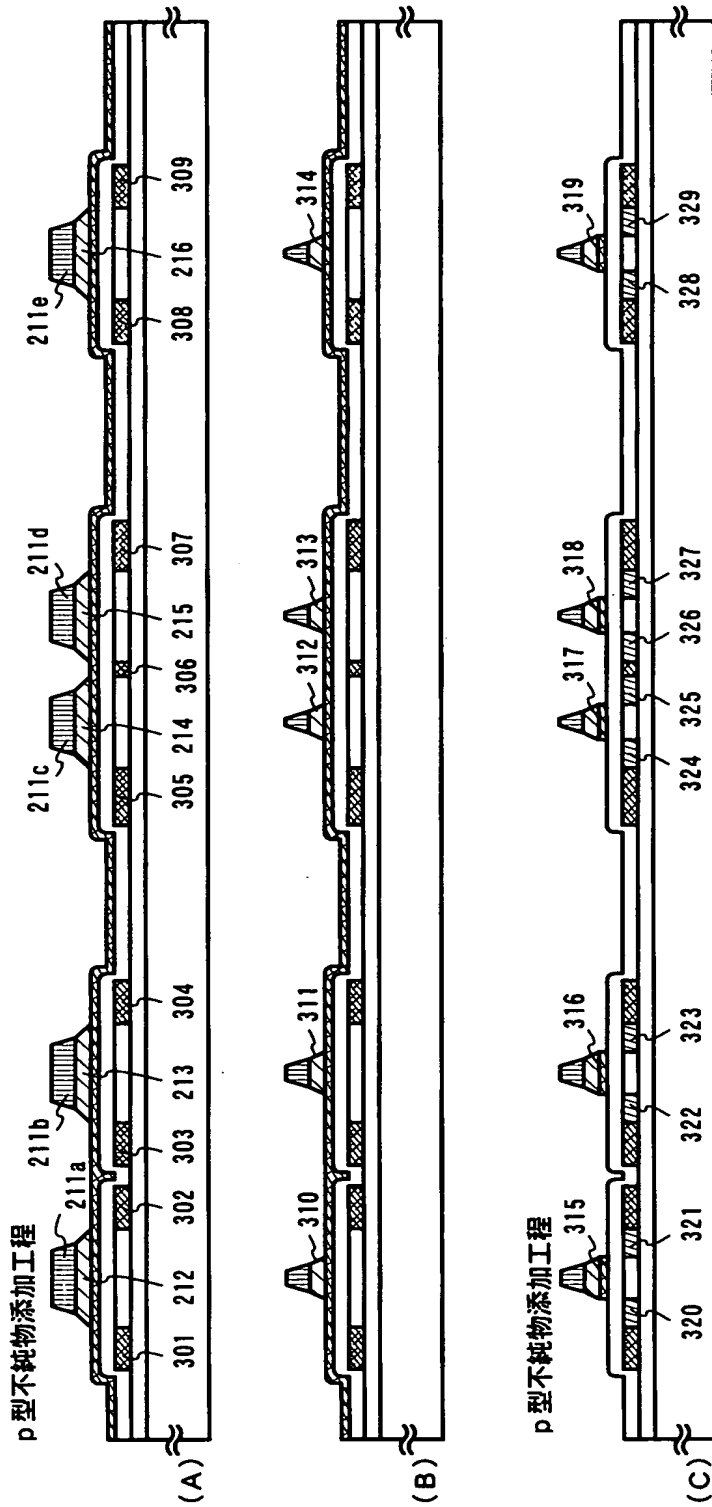
【図 1 3】



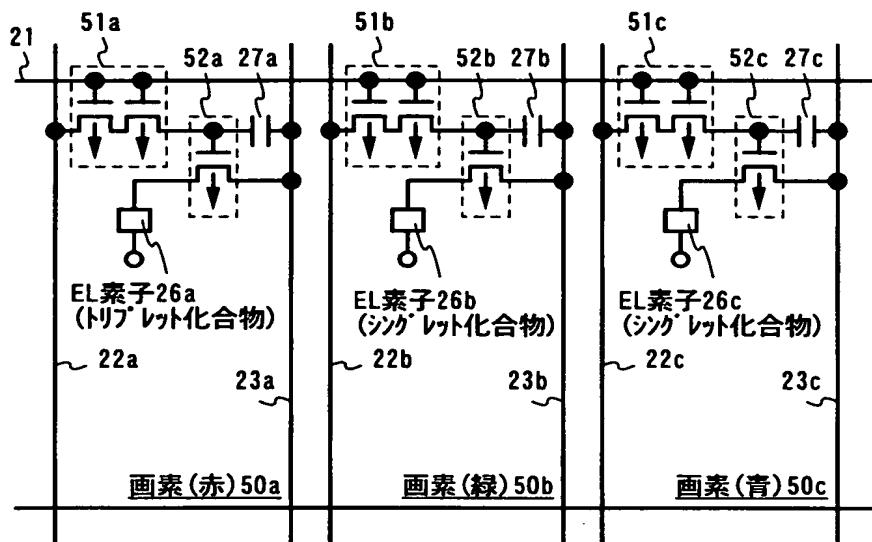
【図 14】



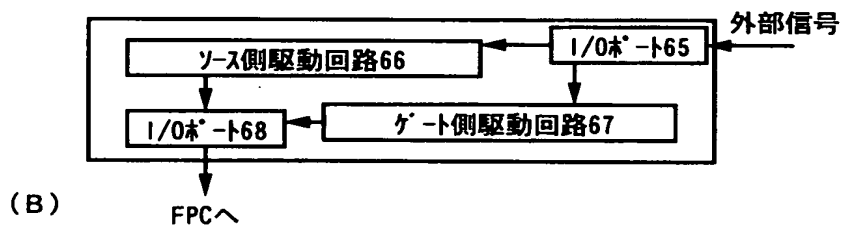
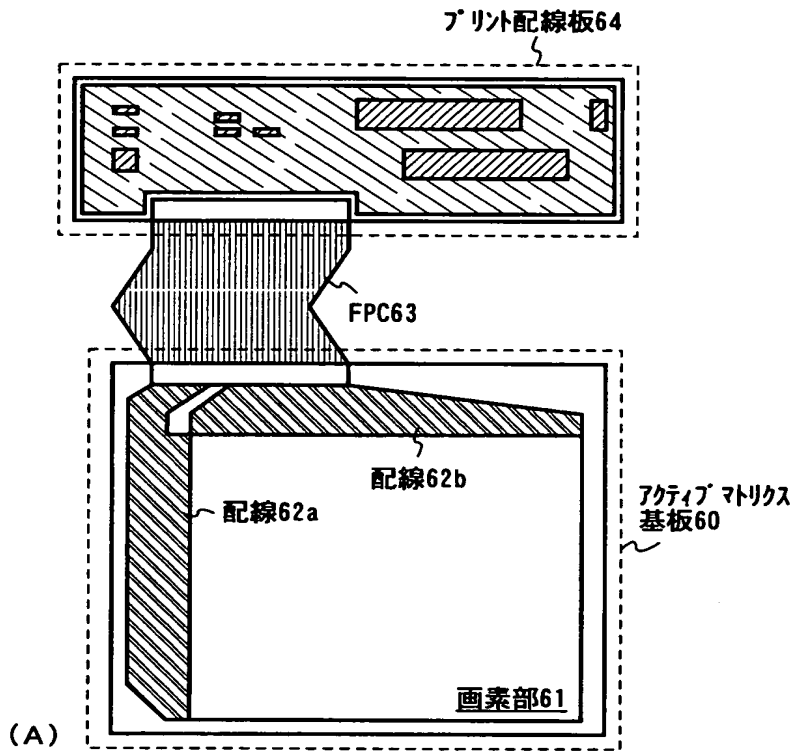
【図 15】



【図 1 6】

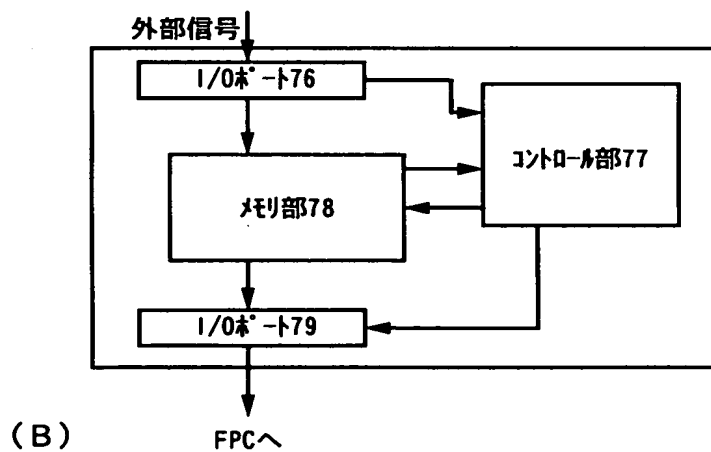
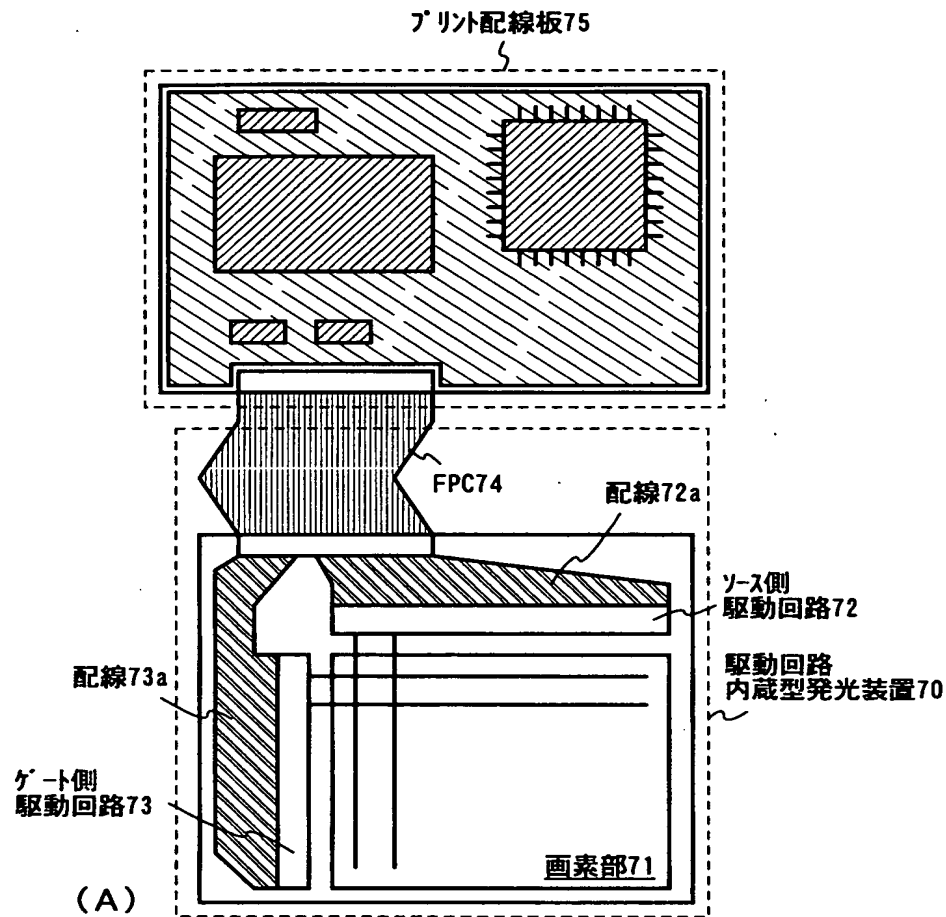


【図 1 7】

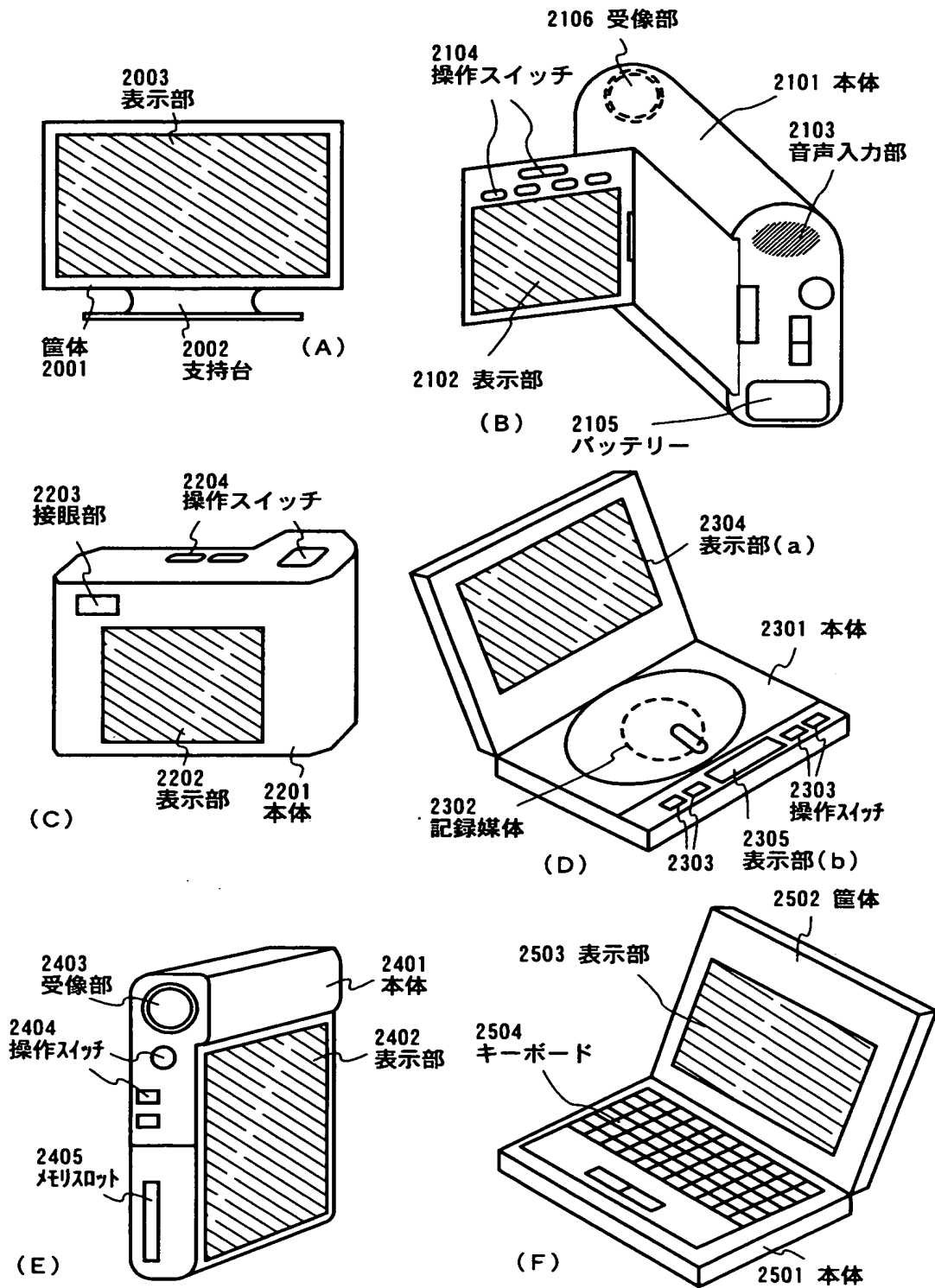




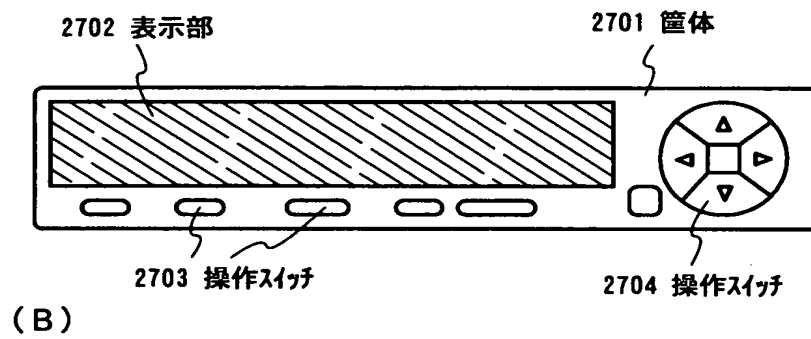
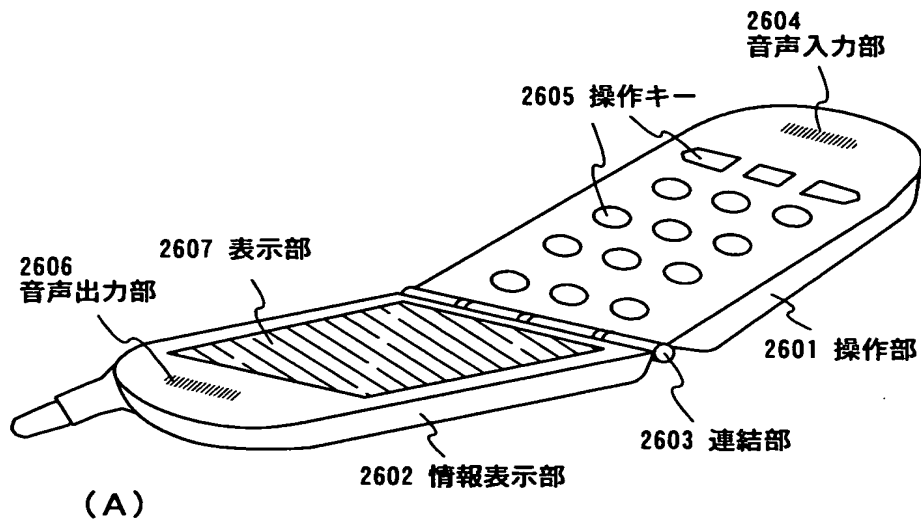
【図 1 8】



【図 1 9】



【図 2 0】



【書類名】 要約書

【要約】

【課題】 安価な発光装置およびそれを用いた電気器具を提供する。

【解決手段】 本発明ではトランジスタの製造に係るフォトリソグラフィ工程を削減することにより発光装置の歩留まりの向上および製造期間の短縮を図る。特徴的な点は、ゲート電極を複数層の導電膜で形成し、それらのエッチング時の選択比を利用して活性層内に形成される不純物領域の濃度を調節する点である。

【選択図】 なし

出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日 1990年 8月17日  
[変更理由] 新規登録  
住 所 神奈川県厚木市長谷398番地  
氏 名 株式会社半導体エネルギー研究所